

Memorias No volátiles. Tecnología e Interconexión a un procesador

Alejandro Furfaro

24 de octubre de 2023

- 1 **Introducción**
 - Memorias Flash
 - Estructura de la celda de memoria flash
- 2 **Coneccionado**
 - Paralelo
 - SPI

Temario

1 Introducción

- **Memorias Flash**

- Estructura de la celda de memoria flash

2 Coneccionado

- Paralelo

- SPI

Memorias Flash

Memorias Flash

- Las memorias Flash (denominadas RAM Flash en ocasiones) son dispositivos semiconductores que implementan memoria no volátil.

Memorias Flash

- Las memorias Flash (denominadas RAM Flash en ocasiones) son dispositivos semiconductores que implementan memoria no volátil.
- Los datos almacenados se mantienen incluso cuando el dispositivo no está alimentado eléctricamente.

Memorias Flash

- Las memorias Flash (denominadas RAM Flash en ocasiones) son dispositivos semiconductores que implementan memoria no volátil.
- Los datos almacenados se mantienen incluso cuando el dispositivo no está alimentado eléctricamente.
- Son una versión mejorada de las EEPROM (Electrically Erasable Programmable Read Only Memory).

Memorias Flash

- Las memorias Flash (denominadas RAM Flash en ocasiones) son dispositivos semiconductores que implementan memoria no volátil.
- Los datos almacenados se mantienen incluso cuando el dispositivo no está alimentado eléctricamente.
- Son una versión mejorada de las EEPROM (Electrically Erasable Programmable Read Only Memory).
- La diferencia con las EEPROM es que éstas borran y reescriben su contenido un byte a la vez. Las Flash lo hacen de a bloques completos, lo que las hace comparativamente más rápidas.

Memorias Flash

- Las memorias Flash (denominadas RAM Flash en ocasiones) son dispositivos semiconductores que implementan memoria no volátil.
- Los datos almacenados se mantienen incluso cuando el dispositivo no está alimentado eléctricamente.
- Son una versión mejorada de las EEPROM (Electrically Erasable Programmable Read Only Memory).
- La diferencia con las EEPROM es que éstas borran y reescriben su contenido un byte a la vez. Las Flash lo hacen de a bloques completos, lo que las hace comparativamente más rápidas.
- Las memorias flash no pueden reemplazar a las DRAM y SRAM por la velocidad a la que éstas acceden a los datos y también su capacidad de direccionamiento a nivel de bytes.

Memorias Flash

- Las memorias Flash (denominadas RAM Flash en ocasiones) son dispositivos semi-conductores que implementan memoria no volátil.
- Los datos almacenados se mantienen incluso cuando el dispositivo no está alimentado eléctricamente.
- Son una versión mejorada de las EEPROM (Electrically Erasable Programmable Read Only Memory).
- La diferencia con las EEPROM es que éstas borran y reescriben su contenido un byte a la vez. Las Flash lo hacen de a bloques completos, lo que las hace comparativamente más rápidas.
- Las memorias flash no pueden reemplazar a las DRAM y SRAM por la velocidad a la que éstas acceden a los datos y también su capacidad de direccionamiento a nivel de bytes.
- Las memorias flash también se denominan SSD (Solid State Drive) debido a la ausencia de partes móviles en comparación con una unidad de disco rígido tradicional.

Tipos de Memorias Flash

Tipos de Memorias Flash

- Los dos tipos principales de memoria flash son NOR Flash y NAND Flash.

Tipos de Memorias Flash

- Los dos tipos principales de memoria flash son NOR Flash y NAND Flash.
- Intel es la primera empresa en introducir un chip flash comercial (tipo NOR) en 1988 y Toshiba lanzó la primer flash NAND en 1989.

Tipos de Memorias Flash

- Los dos tipos principales de memoria flash son NOR Flash y NAND Flash.
- Intel es la primera empresa en introducir un chip flash comercial (tipo NOR) en 1988 y Toshiba lanzó la primer flash NAND en 1989.
- Las NAND tienen tiempos de escritura y borrado más rápidos, y unidades de borrado más pequeñas. Por lo que se necesitan menos borrados.

Tipos de Memorias Flash

- Los dos tipos principales de memoria flash son NOR Flash y NAND Flash.
- Intel es la primera empresa en introducir un chip flash comercial (tipo NOR) en 1988 y Toshiba lanzó la primer flash NAND en 1989.
- Las NAND tienen tiempos de escritura y borrado más rápidos, y unidades de borrado más pequeñas. Por lo que se necesitan menos borrados.
- Por su parte, las NOR leen datos un poco más rápido.

Tipos de Memorias Flash

- Los dos tipos principales de memoria flash son NOR Flash y NAND Flash.
- Intel es la primera empresa en introducir un chip flash comercial (tipo NOR) en 1988 y Toshiba lanzó la primer flash NAND en 1989.
- Las NAND tienen tiempos de escritura y borrado más rápidos, y unidades de borrado más pequeñas. Por lo que se necesitan menos borrados.
- Por su parte, las NOR leen datos un poco más rápido.
- A continuación exploramos un poco mas en detalle las diferencias y sus aplicaciones

Memorias Flash-NOR

Memorias Flash-NOR

- Las NOR manejan direcciones completas y buses de datos para acceder aleatoriamente a cualquiera de sus ubicaciones de memoria (direccionables a bytes).

Memorias Flash-NOR

- Las NOR manejan direcciones completas y buses de datos para acceder aleatoriamente a cualquiera de sus ubicaciones de memoria (direccionables a bytes).
- Esta característica las convirtió en un reemplazo natural para los antiguos chips de ROM BIOS/firmware, que rara vez necesitan actualizarse.

Memorias Flash-NOR

- Las NOR manejan direcciones completas y buses de datos para acceder aleatoriamente a cualquiera de sus ubicaciones de memoria (direccionables a bytes).
- Esta característica las convirtió en un reemplazo natural para los antiguos chips de ROM BIOS/firmware, que rara vez necesitan actualizarse.
- Soportan entre 10.000 a 1.000.000 ciclos de borrado.

Memorias Flash-NOR

- Las NOR manejan direcciones completas y buses de datos para acceder aleatoriamente a cualquiera de sus ubicaciones de memoria (direccionables a bytes).
- Esta característica las convirtió en un reemplazo natural para los antiguos chips de ROM BIOS/firmware, que rara vez necesitan actualizarse.
- Soportan entre 10.000 a 1.000.000 ciclos de borrado.
- Muy adecuadas para almacenar el código en Sistemas Embedded. La mayoría de los SoC's actuales vienen con memoria NOR incorporada.

Memorias Flash-NAND

Memorias Flash-NAND

- Una celda NAND-flash ocupa un área de chip más pequeña.

Memorias Flash-NAND

- Una celda NAND-flash ocupa un área de chip más pequeña.
- Esto permite implementar mayor densidad de almacenamiento a menor costo por bit respecto de las NOR.

Memorias Flash-NAND

- Una celda NAND-flash ocupa un área de chip más pequeña.
- Esto permite implementar mayor densidad de almacenamiento a menor costo por bit respecto de las NOR.
- Soportan 10 veces mas ciclos de borrado que las NOR. Esto las hace mas adecuadas como medio de almacenamiento para archivos grandes (video y audio).

Memorias Flash-NAND

- Una celda NAND-flash ocupa un área de chip más pequeña.
- Esto permite implementar mayor densidad de almacenamiento a menor costo por bit respecto de las NOR.
- Soportan 10 veces mas ciclos de borrado que las NOR. Esto las hace mas adecuadas como medio de almacenamiento para archivos grandes (video y audio).
- Las memorias USB, las tarjetas SD y las tarjetas MMC son NAND.

Memorias Flash-NAND

- Una celda NAND-flash ocupa un área de chip más pequeña.
- Esto permite implementar mayor densidad de almacenamiento a menor costo por bit respecto de las NOR.
- Soportan 10 veces mas ciclos de borrado que las NOR. Esto las hace mas adecuadas como medio de almacenamiento para archivos grandes (video y audio).
- Las memorias USB, las tarjetas SD y las tarjetas MMC son NAND.
- No disponen de un bus de direcciones externas de acceso aleatorio, por lo que los datos deben leerse por bloques (también conocido como acceso a la página).

Memorias Flash-NAND

- Una celda NAND-flash ocupa un área de chip más pequeña.
- Esto permite implementar mayor densidad de almacenamiento a menor costo por bit respecto de las NOR.
- Soportan 10 veces mas ciclos de borrado que las NOR. Esto las hace mas adecuadas como medio de almacenamiento para archivos grandes (video y audio).
- Las memorias USB, las tarjetas SD y las tarjetas MMC son NAND.
- No disponen de un bus de direcciones externas de acceso aleatorio, por lo que los datos deben leerse por bloques (también conocido como acceso a la página).
- Cada bloque que contiene de miles de bits, accede a datos de modo secuencial. Por lo tanto, las NAND no son adecuadas para reemplazar a las viejas ROM, porque los microprocesadores y microcontroladores requieren acceso aleatorio de a bytes (1, 2, 4, u 8, dependiendo de su arquitectura).

Operaciones de escritura y borrado

Operaciones de escritura y borrado

- Una operación de escritura en cualquier tipo de dispositivo flash solo se puede realizar en una unidad vacía o borrada.

Operaciones de escritura y borrado

- Una operación de escritura en cualquier tipo de dispositivo flash solo se puede realizar en una unidad vacía o borrada.
- Por lo tanto, en la mayoría de los casos, la operación de escritura debe estar precedida por una operación de borrado.

Operaciones de escritura y borrado

- Una operación de escritura en cualquier tipo de dispositivo flash solo se puede realizar en una unidad vacía o borrada.
- Por lo tanto, en la mayoría de los casos, la operación de escritura debe estar precedida por una operación de borrado.
- La operación de borrado es bastante sencilla en el caso de las NAND. Pero para una flash NOR, es obligatorio que todos los bytes del bloque de destino se escriban con ceros antes de que se puedan borrar.

Operaciones de escritura y borrado

- Una operación de escritura en cualquier tipo de dispositivo flash solo se puede realizar en una unidad vacía o borrada.
- Por lo tanto, en la mayoría de los casos, la operación de escritura debe estar precedida por una operación de borrado.
- La operación de borrado es bastante sencilla en el caso de las NAND. Pero para una flash NOR, es obligatorio que todos los bytes del bloque de destino se escriban con ceros antes de que se puedan borrar.
- El tamaño de un bloque de borrado en flash NOR varía de 64 a 128 KiB. Aquí una operación de escritura / borrado puede tardar hasta 5 s.

Operaciones de escritura y borrado

- Una operación de escritura en cualquier tipo de dispositivo flash solo se puede realizar en una unidad vacía o borrada.
- Por lo tanto, en la mayoría de los casos, la operación de escritura debe estar precedida por una operación de borrado.
- La operación de borrado es bastante sencilla en el caso de las NAND. Pero para una flash NOR, es obligatorio que todos los bytes del bloque de destino se escriban con ceros antes de que se puedan borrar.
- El tamaño de un bloque de borrado en flash NOR varía de 64 a 128 KiB. Aquí una operación de escritura / borrado puede tardar hasta 5 s.
- Las flash NAND tienen bloques de borrado de 8 a 32 KiB de tamaño, de modo que realizan la misma operación en un tiempo menor.

Operaciones de escritura y borrado

- La interfaz de una flash NOR se asemeja mucho a una interfaz de memoria SRAM, en cuanto a que tiene suficientes terminales de dirección para mapearse. Esto permite un fácil acceso a cada byte.

Operaciones de escritura y borrado

- La interfaz de una flash NOR se asemeja mucho a una interfaz de memoria SRAM, en cuanto a que tiene suficientes terminales de dirección para mapearse. Esto permite un fácil acceso a cada byte.
- Las flash NAND generalmente tienen una interfaz mapeada de E/S de acceso en serie. Aquí se utilizan los mismos pines para control, dirección y datos.

Operaciones de escritura y borrado

- La interfaz de una flash NOR se asemeja mucho a una interfaz de memoria SRAM, en cuanto a que tiene suficientes terminales de dirección para mapearse. Esto permite un fácil acceso a cada byte.
- Las flash NAND generalmente tienen una interfaz mapeada de E/S de acceso en serie. Aquí se utilizan los mismos pines para control, dirección y datos.
- En los dispositivos flash de celda de un solo nivel tradicionales, cada celda almacena solo un bit de información.

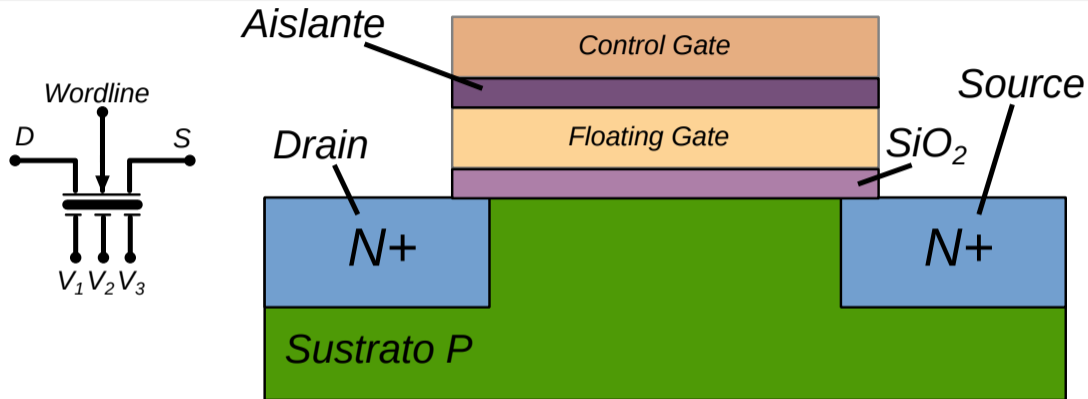
Operaciones de escritura y borrado

- La interfaz de una flash NOR se asemeja mucho a una interfaz de memoria SRAM, en cuanto a que tiene suficientes terminales de dirección para mapearse. Esto permite un fácil acceso a cada byte.
- Las flash NAND generalmente tienen una interfaz mapeada de E/S de acceso en serie. Aquí se utilizan los mismos pines para control, dirección y datos.
- En los dispositivos flash de celda de un solo nivel tradicionales, cada celda almacena solo un bit de información.
- Con el desarrollo de las flash de celda multinivel se logra almacenar más de un bit por cada celda de memoria, Multiplicando así su capacidad.

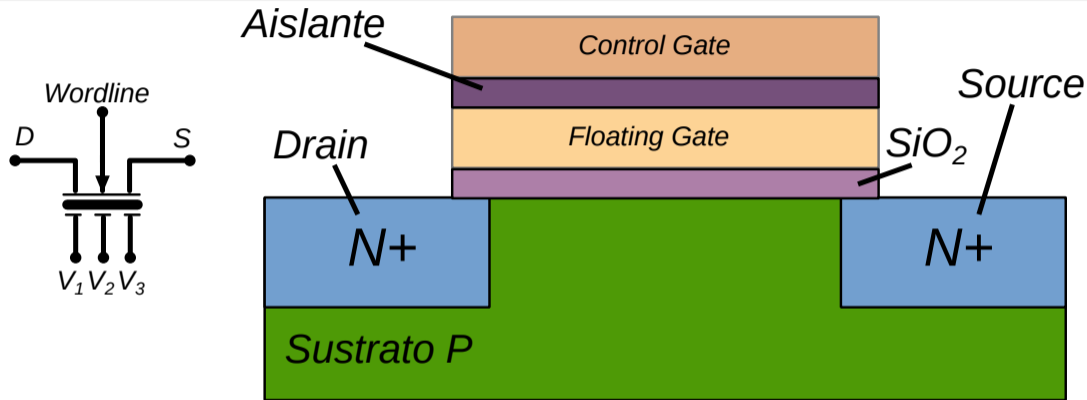
Temario

- 1 **Introducción**
 - Memorias Flash
 - Estructura de la celda de memoria flash
- 2 **Coneccionado**
 - Paralelo
 - SPI

Tecnología

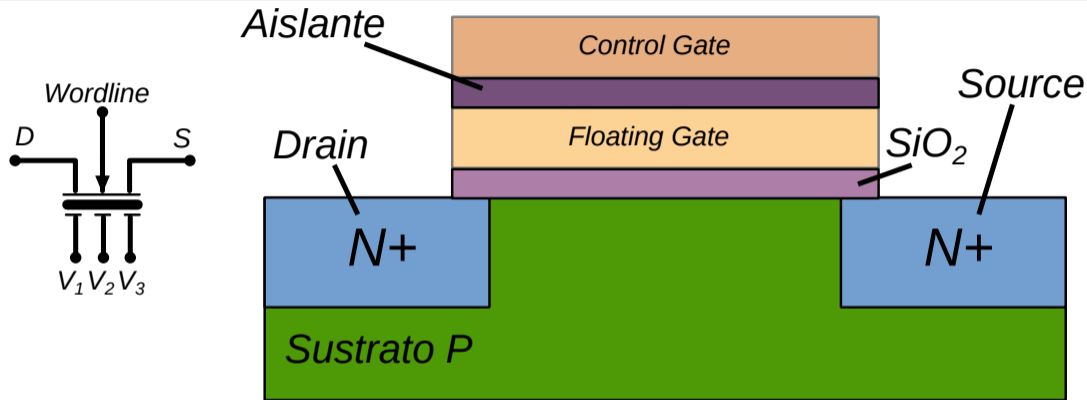


Tecnología



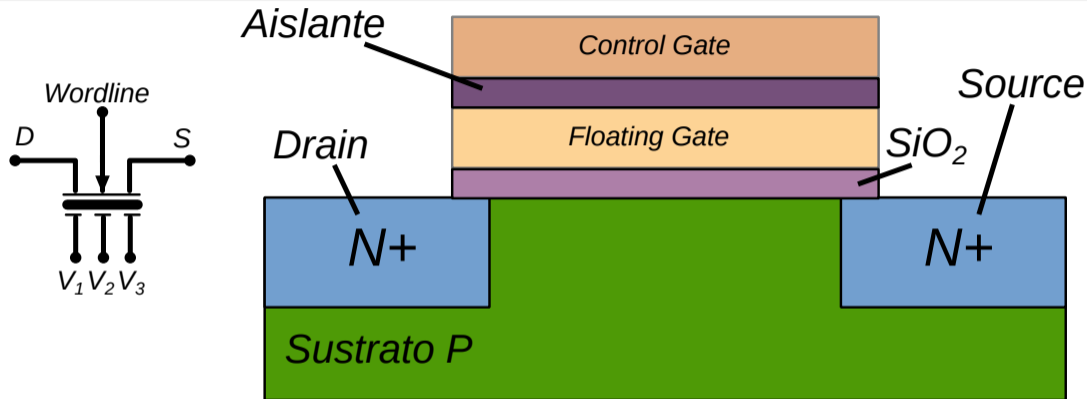
- Las flash almacenan datos en un arreglo de celdas de memoria.

Tecnología



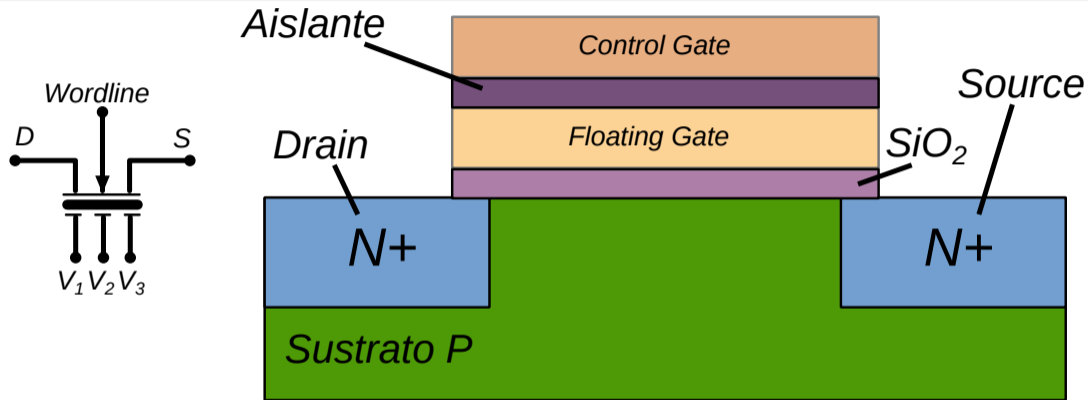
- Las flash almacenan datos en un arreglo de celdas de memoria.
- Cada celda de memoria están compuestas de MOSFETS de puerta flotante (conocidos como FG MOS, por Floating Gate MOS).

Tecnología



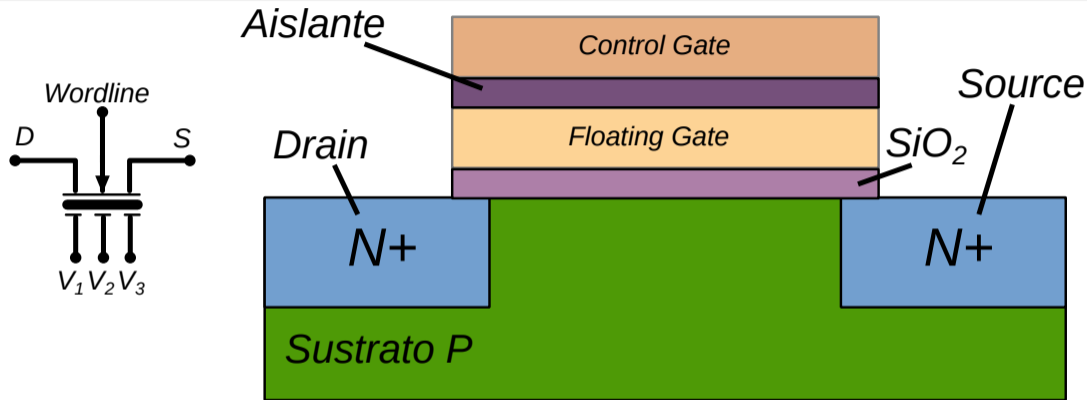
- Estos MOSFET FG (o FGMOS) tienen la capacidad de almacenar una carga eléctrica durante períodos de tiempo prolongados (de 2 a 10 años) incluso sin una conexión a una fuente de alimentación.

Tecnología



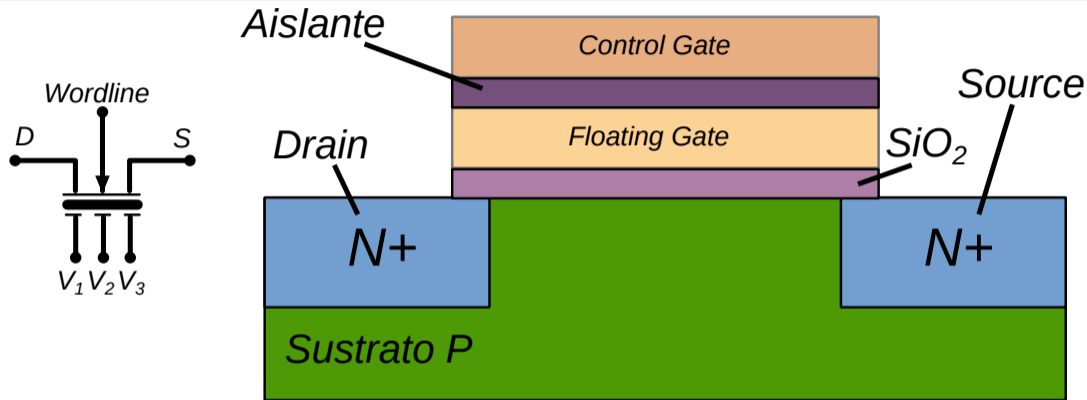
- Un FGMOS se obtiene aislando eléctricamente la puerta de un transistor MOS estándar, de modo que no haya conexiones resistivas a esta puerta (puerta flotante).

Tecnología



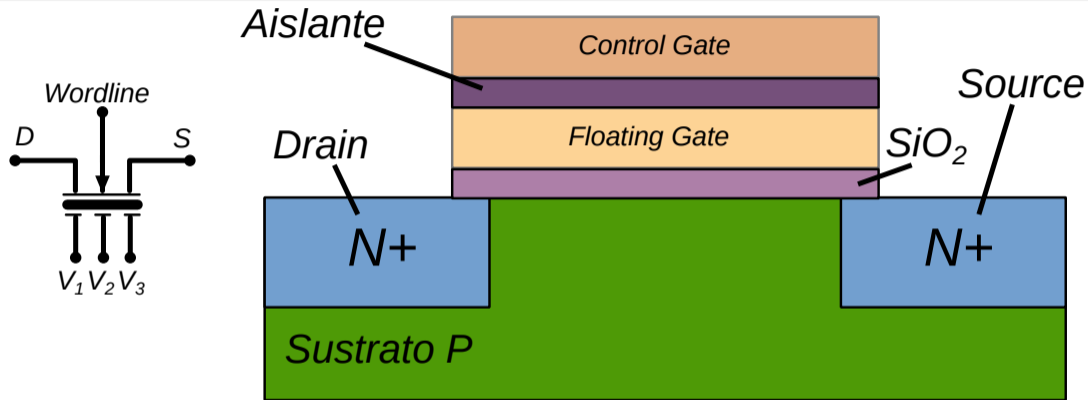
- Una puerta secundaria (o más de una en el caso de un transistor de puerta múltiple) conocida como puerta de control se deposita sobre esta puerta flotante y se aísla eléctricamente de ella mediante un aislante como SiO_2 .

Tecnología



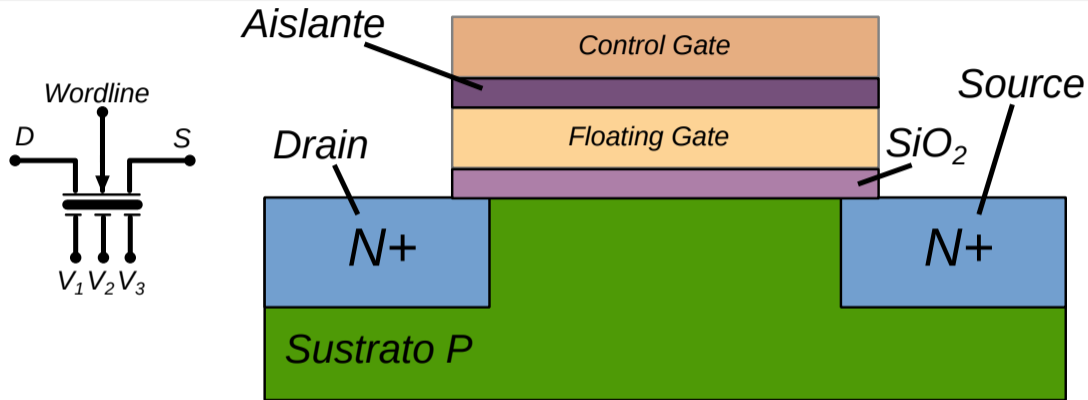
- Al estar completamente rodeada de material altamente resistivo (SiO_2), solo habrá conexión capacitiva entre las nuevas entradas (puertas de control) y la puerta flotante. En términos de su punto de operación de CC, la FG es un nodo flotante.

Tecnología



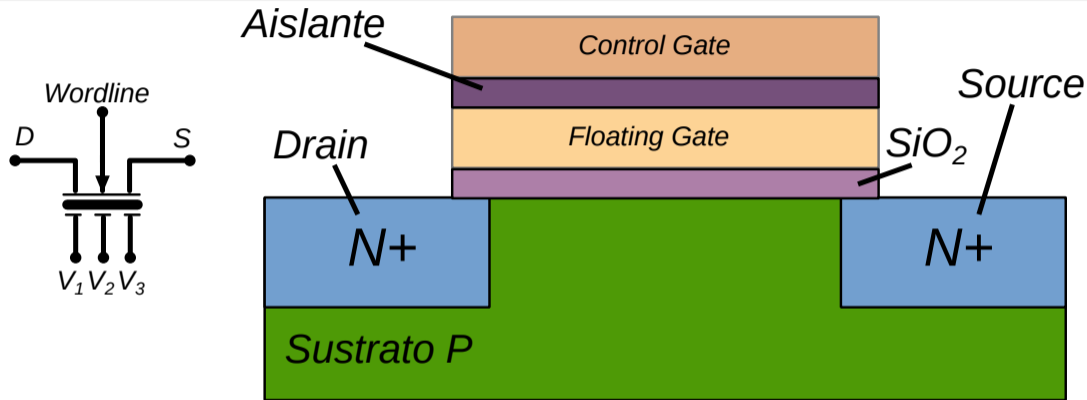
- Cada celda (FGMOS) de una memoria flash NOR se asemeja a un MOSFET estándar, excepto que el FGMOS tiene dos puertas en lugar de una.

Tecnología



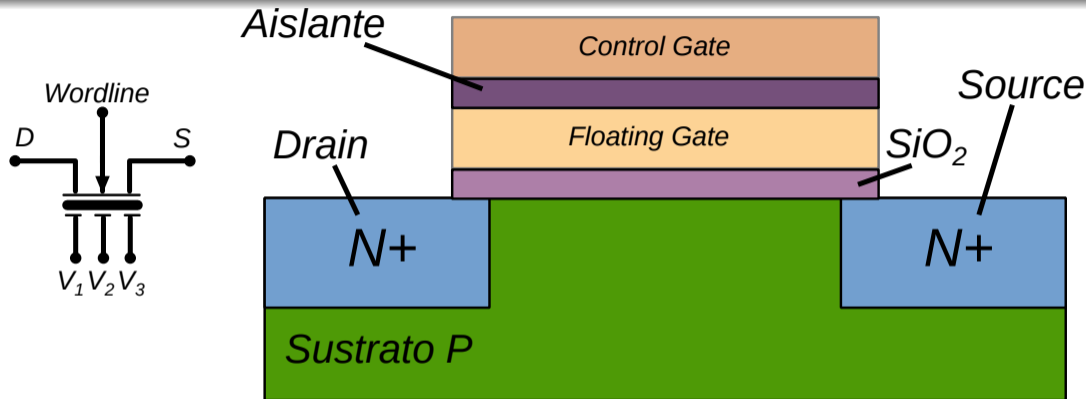
- La puerta flotante se interpone entre la puerta de control y el canal MOSFET.

Tecnología



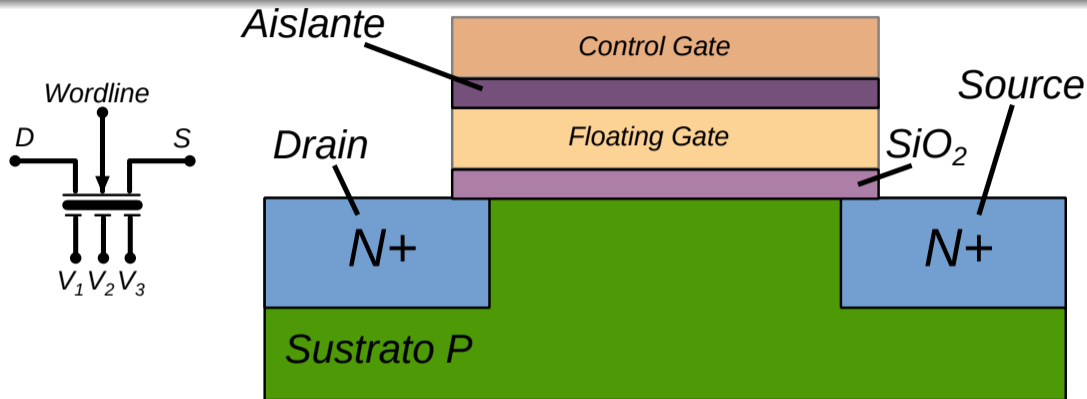
- La puerta flotante se interpone entre la puerta de control y el canal MOSFET.
- Debido a que la puerta flotante está aislada eléctricamente por la capa de óxido, los electrones colocados sobre ella quedan atrapados allí y, en condiciones normales, no se descargarán durante muchos años.

Programación y Borrado de una celda Flash



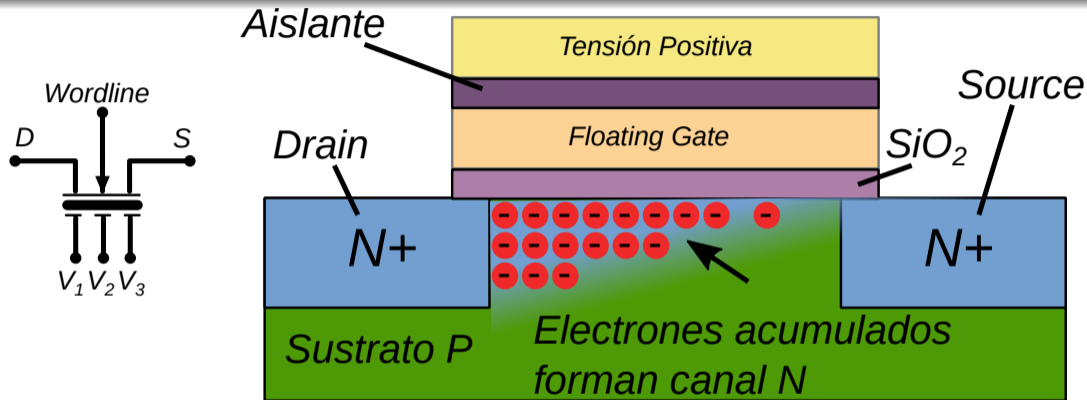
Antes de programar la celda (explicaremos brevemente lo que esto significa), no existe carga en la Floating Gate y el dispositivo funciona como un MOSFET canal N. Su tensión de umbral V_t es baja.

Programación y Borrado de una celda Flash



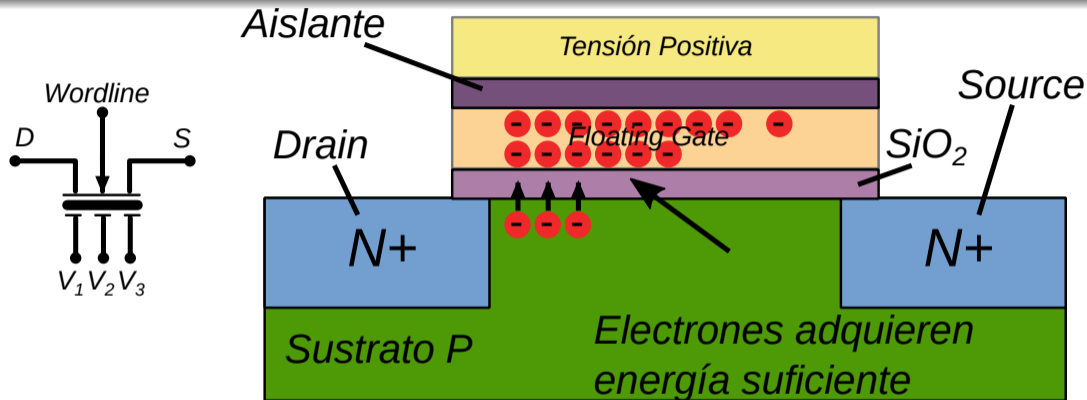
Una celda descargada, contiene un '1'. En ese estado está lista para ser escrita. Para ello se aplica una tensión mas altas de lo habitual en la Control Gate (25 V), y entre Drain y Source (16 V a 20 V).

Programación y Borrado de una celda Flash



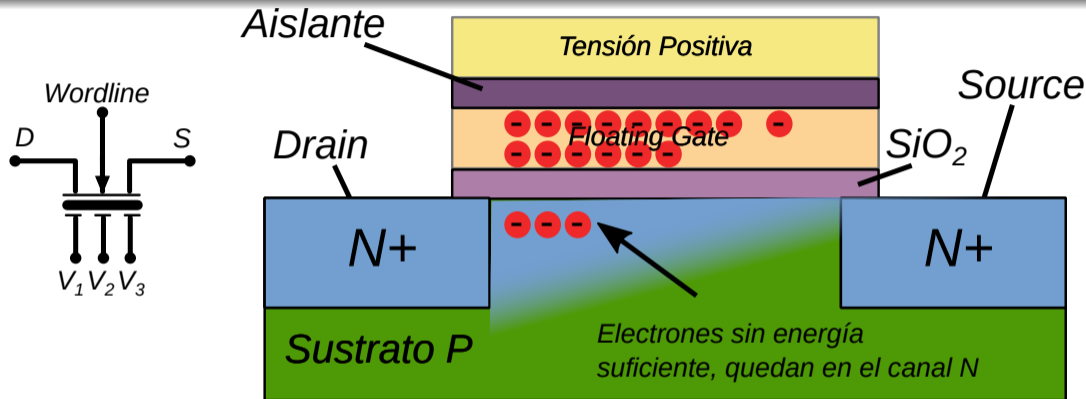
La alta tensión Drain-Source produce un canal-N en el sustrato, aplicando una energía cinética muy alta a los electrones, que se potencia con el fuerte campo eléctrico la tensión en la Control Gate.

Programación y Borrado de una celda Flash



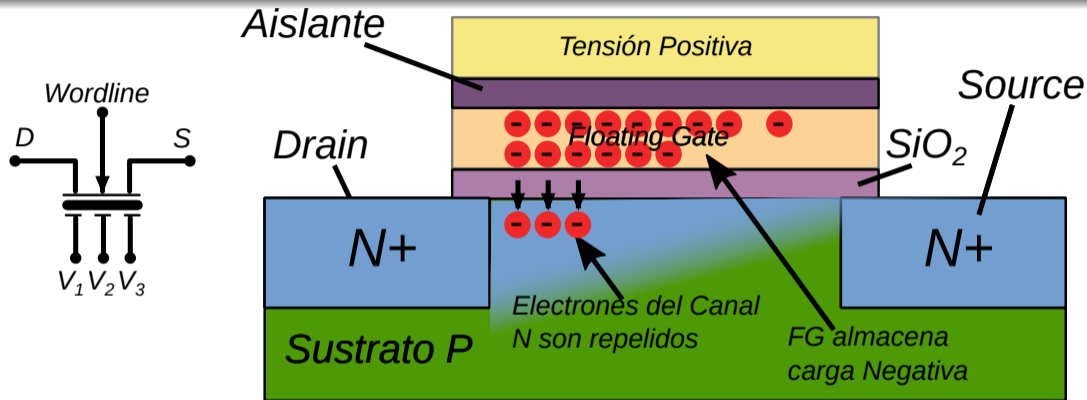
Esta combinación de tensiones aplica a los electrones del Canal-N suficiente energía para producir efecto túnel atravesando la capa de óxido desde el sustrato hacia la **FG**.

Programación y Borrado de una celda Flash



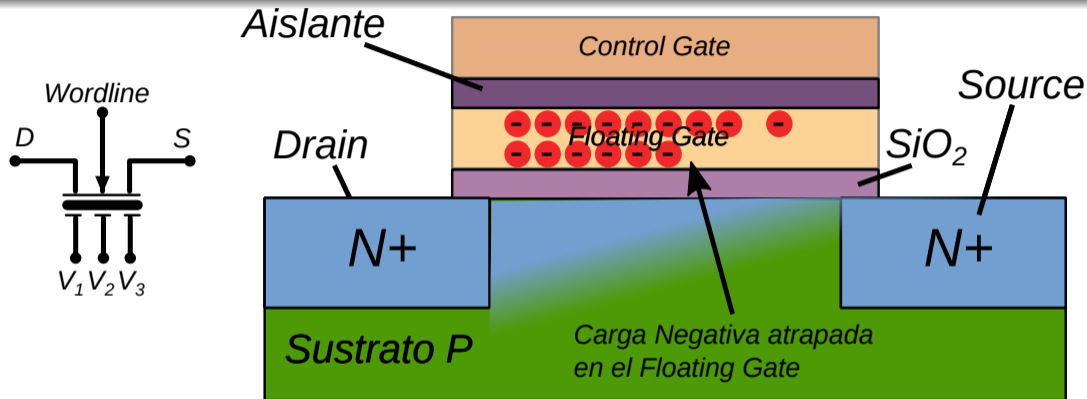
A medida que los electrones pasan a la **FG** neutralizan el efecto de la tensión aplicada a la Control Gate, impidiéndole en un punto energizar mas electrones del Canal-N.

Programación y Borrado de una celda Flash



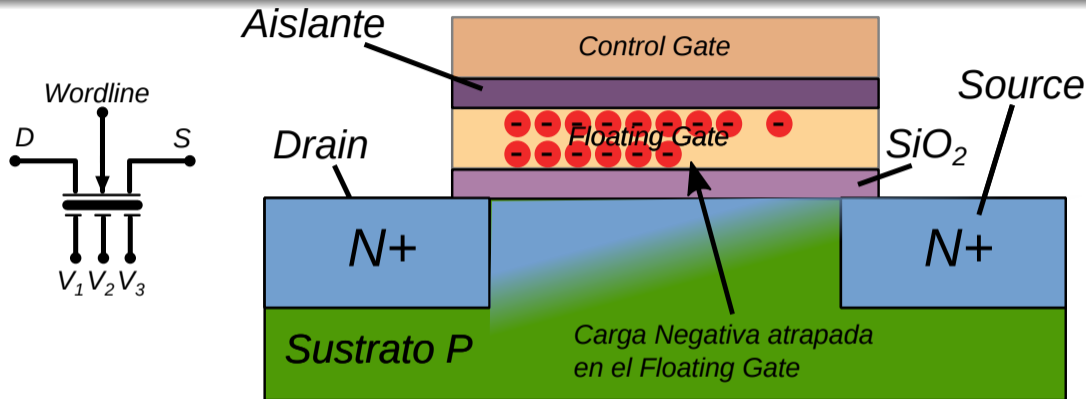
La carga negativa acumulada en la **FG** aumenta el umbral de tensión Drain-Source necesaria para crear el Canal N. Esta condición para leer este estado es distinta del estado inicial.

Programación y Borrado de una celda Flash



Al retirarse la tensión del Control Gate, la **FG** encerrada por una capa de material de muy alta resistencia retiene la carga positiva acumulada, aun si el equipo se apaga durante muchísimo tiempo.

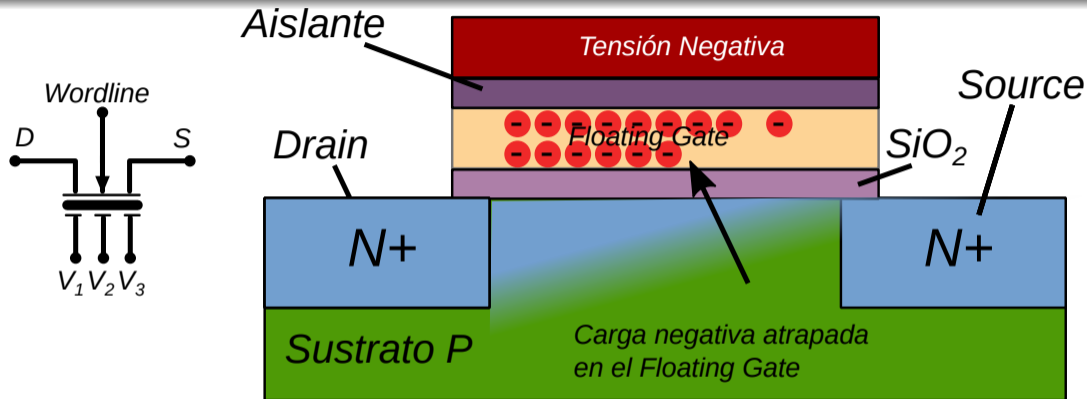
Programación y Borrado de una celda Flash



El proceso descrito genera que el dispositivo mantenga almacenado un '0'. Para grabar un '1', basta con borrar la celda.

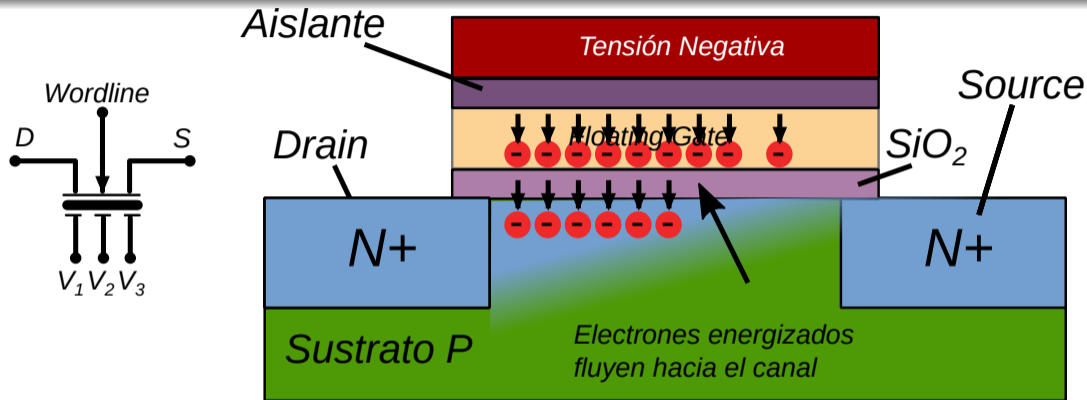
En otras palabras: solo se graban '0's, los '1's ya están allí.

Programación y Borrado de una celda Flash



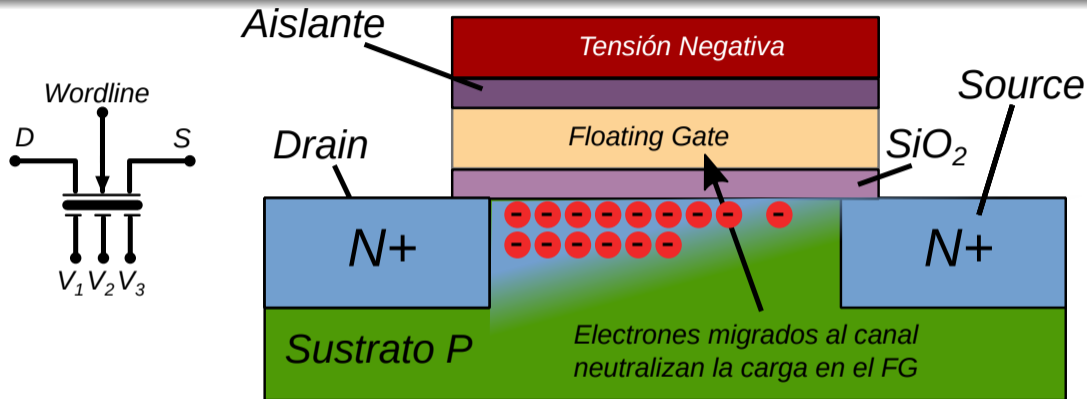
Para Borrar la celda se aplica en el Control Gate una tensión de polaridad inversa (en este caso una tensión negativa), y una diferencia de potencial entre Source y Drain.

Programación y Borrado de una celda Flash



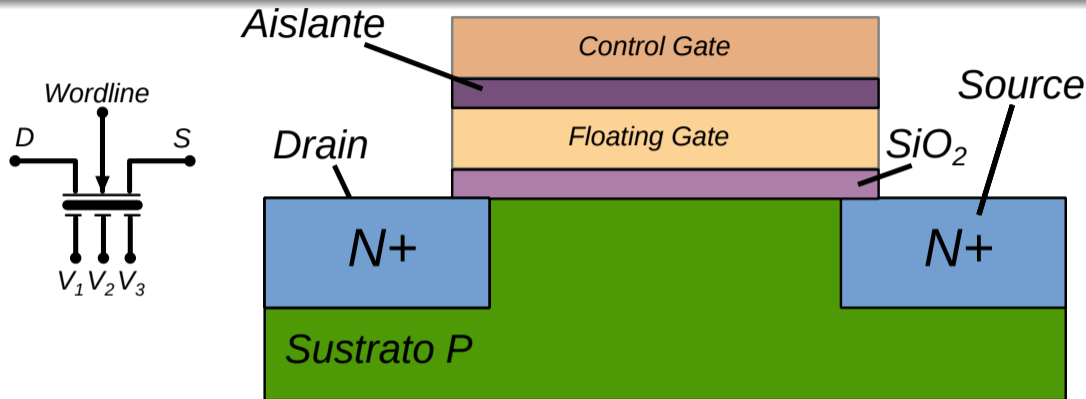
En estas condiciones se aplica un campo eléctrico sobre la **FG** de signo inverso al anterior, que energiza a los electrones almacenados allí para atravesar el aislante y volver al Sustrato.

Programación y Borrado de una celda Flash



Luego de un tiempo la totalidad de los electrones abandonan la **FG** del dispositivo, y migraron de vuelta al Sustrato.

Programación y Borrado de una celda Flash



El **FG** equilibra su carga por completo, llevando al dispositivo nuevamente a su estado eléctrico original, que corresponde ahora a un '1'.

Lectura de una Flash

Lectura de una Flash

- Para leer una flash, se debe polarizar el Source y Drain a una tensión de referencia al igual que cualquier otro MOSFET común y corriente.

Lectura de una Flash

- Para leer una flash, se debe polarizar el Source y Drain a una tensión de referencia al igual que cualquier otro MOSFET común y corriente.
- La clave para determinar el valor almacenado en la Flash, es la tensión de umbral necesaria para switchear al MOSFET.

Lectura de una Flash

- Para leer una flash, se debe polarizar el Source y Drain a una tensión de referencia al igual que cualquier otro MOSFET común y corriente.
- La clave para determinar el valor almacenado en la Flash, es la tensión de umbral necesaria para switchear al MOSFET.
- Si la **FG** tiene carga (un '0') se requiere mayor tensión de umbral para la conmutación ya que, los electrones acumulados, suma su campo eléctrico al debido a V_G .

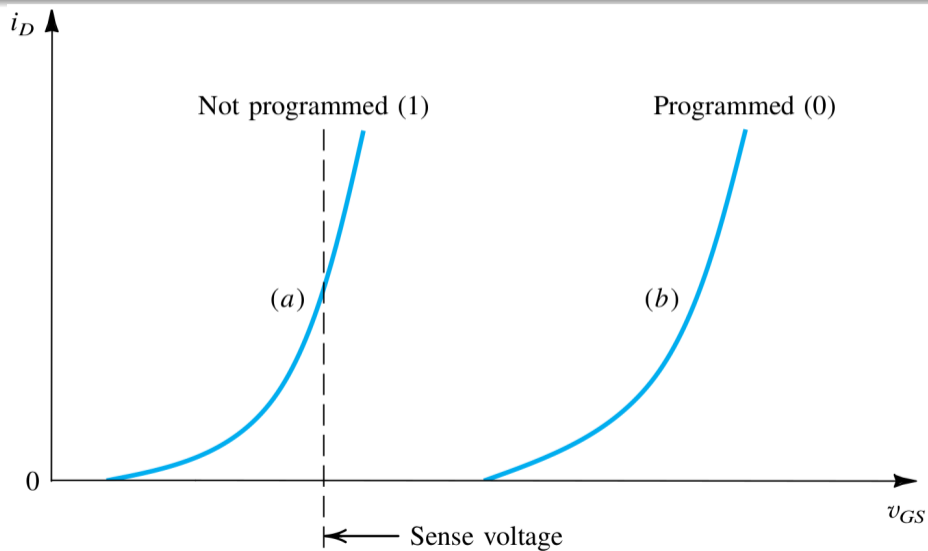
Lectura de una Flash

- Para leer una flash, se debe polarizar el Source y Drain a una tensión de referencia al igual que cualquier otro MOSFET común y corriente.
- La clave para determinar el valor almacenado en la Flash, es la tensión de umbral necesaria para switchear al MOSFET.
- Si la **FG** tiene carga (un '0') se requiere mayor tensión de umbral para la conmutación ya que, los electrones acumulados, suma su campo eléctrico al debido a V_G .
- En caso que no tenga cargas acumuladas, su estado lógico es '1', y se requiere menor tensión en el Gate de Control para conmutar el MOSFET.

Lectura de una Flash

- Para leer una flash, se debe polarizar el Source y Drain a una tensión de referencia al igual que cualquier otro MOSFET común y corriente.
- La clave para determinar el valor almacenado en la Flash, es la tensión de umbral necesaria para switchear al MOSFET.
- Si la **FG** tiene carga (un '0') se requiere mayor tensión de umbral para la conmutación ya que, los electrones acumulados, suma su campo eléctrico al debido a V_G .
- En caso que no tenga cargas acumuladas, su estado lógico es '1', y se requiere menor tensión en el Gate de Control para conmutar el MOSFET.
- La razón que la presencia de electrones en el **FG** genera un aumento efectivo en la tensión de umbral.

Lectura de una Flash



Lectura de una Flash

Lectura de una Flash

- La corriente de salida del FGCMOS viene dada por:

$$I_D = \frac{\mu_0 \cdot C_{ox} \cdot W}{2L} (V_{GS} - V_{TH})^2.$$

Lectura de una Flash

- La corriente de salida del FGCMOS viene dada por:

$$I_D = \frac{\mu_0 \cdot C_{ox} \cdot W}{2L} (V_{GS} - V_{TH})^2.$$

- Donde: μ_0 es la movilidad, C_{ox} la capacidad de la capa de SiO₂, W y L el ancho y largo del canal, V_{GS} la tensión aplicada entre el Gate de control y Source, y V_{TH} , la tensión de umbral

Lectura de una Flash

- La corriente de salida del FGCMOS viene dada por:

$$I_D = \frac{\mu_0 \cdot C_{ox} \cdot W}{2L} (V_{GS} - V_{TH})^2.$$

- Donde: μ_0 es la movilidad, C_{ox} la capacidad de la capa de SiO₂, W y L el ancho y largo del canal, V_{GS} la tensión aplicada entre el Gate de control y Source, y V_{TH} , la tensión de umbral
- La acumulación de electrones en la **FG**, hace que se necesite más tensión de entrada para generar la misma corriente de electrones por el canal N.

Lectura de una Flash

- La corriente de salida del FGCMOS viene dada por:

$$I_D = \frac{\mu_0 \cdot C_{ox} \cdot W}{2L} (V_{GS} - V_{TH})^2.$$

- Donde: μ_0 es la movilidad, C_{ox} la capacidad de la capa de SiO₂, W y L el ancho y largo del canal, V_{GS} la tensión aplicada entre el Gate de control y Source, y V_{TH} , la tensión de umbral
- La acumulación de electrones en la **FG**, hace que se necesite más tensión de entrada para generar la misma corriente de electrones por el canal N.
- Dicho de otra forma, para la misma V_{GS} , la corriente I_D será mayor en estado de reposo, que la corriente en presencia de acumulación de electrones en la **FG**.

Lectura de una Flash

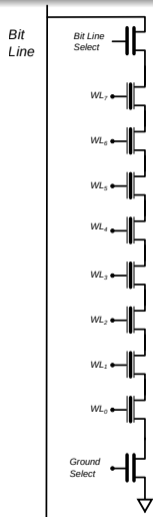
- La corriente de salida del FGCMOS viene dada por:

$$I_D = \frac{\mu_0 \cdot C_{ox} \cdot W}{2L} (V_{GS} - V_{TH})^2.$$

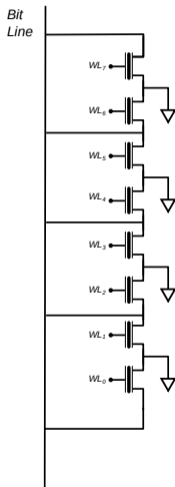
- Donde: μ_0 es la movilidad, C_{ox} la capacidad de la capa de SiO₂, W y L el ancho y largo del canal, V_{GS} la tensión aplicada entre el Gate de control y Source, y V_{TH} , la tensión de umbral
- La acumulación de electrones en la **FG**, hace que se necesite más tensión de entrada para generar la misma corriente de electrones por el canal N.
- Dicho de otra forma, para la misma V_{GS} , la corriente I_D será mayor en estado de reposo, que la corriente en presencia de acumulación de electrones en la **FG**.
- La diferencia de tensión se detecta mediante amplificadores de sensado como los vistos en RAM, que interpretará un '1' en el primer caso, y un '0' cuando el **FG** está cargado de electrones.

Estructuras Flash-NOR Flash-NAND

- Los nombres Flash-NOR y Flash-NAND provienen de la estructura de interconexión entre las celdas de memoria.

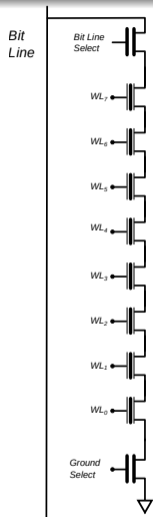


Estructura
Nand-Flash

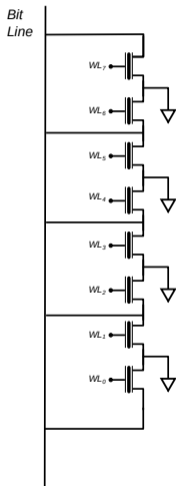


Estructura
Nor-Flash

Estructuras Flash-NOR Flash-NAND



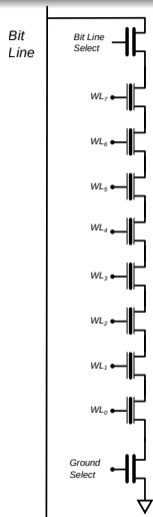
Estructura
Nand-Flash



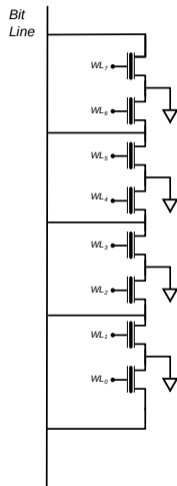
Estructura
Nor-Flash

- Los nombres Flash-NOR y Flash-NAND provienen de la estructura de interconexión entre las celdas de memoria.
- Cada celda Flash-NOR, está conectada en paralelo a las bitlines. Se puede leer, escribir, o borrar individualmente.

Estructuras Flash-NOR Flash-NAND



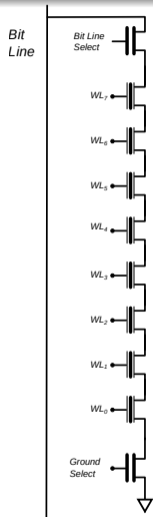
Estructura
Nand-Flash



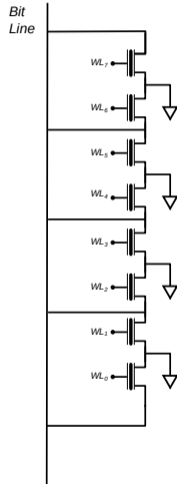
Estructura
Nor-Flash

- Los nombres Flash-NOR y Flash-NAND provienen de la estructura de interconexión entre las celdas de memoria.
- Cada celda Flash-NOR, está conectada en paralelo a las bitlines. Se puede leer, escribir, o borrar individualmente.
- Esta conexión se asemeja a la conexión en paralelo de transistores en una puerta CMOS NOR. De ahí su nombre.

Estructuras Flash-NOR Flash-NAND



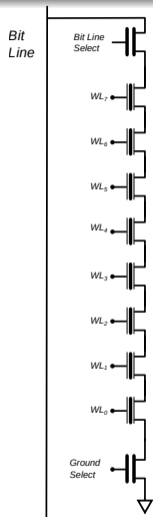
Estructura
Nand-Flash



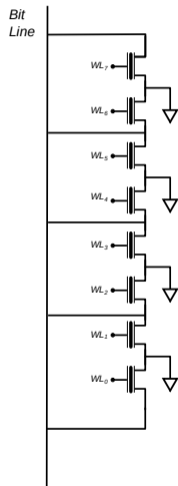
Estructura
Nor-Flash

- Los nombres Flash-NOR y Flash-NAND provienen de la estructura de interconexión entre las celdas de memoria.
- Cada celda Flash-NOR, está conectada en paralelo a las bitlines. Se puede leer, escribir, o borrar individualmente.
- Esta conexión se asemeja a la conexión en paralelo de transistores en una puerta CMOS NOR. De ahí su nombre.
- Con el mismo criterio, las Flash-NAND, tiene las celdas conectadas en serie, asemejándose a una puerta NAND.

Estructuras Flash-NOR Flash-NAND



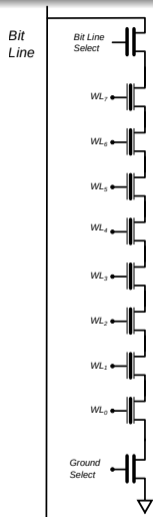
Estructura
Nand-Flash



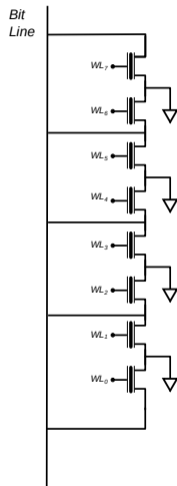
Estructura
Nor-Flash

- Los nombres Flash-NOR y Flash-NAND provienen de la estructura de interconexión entre las celdas de memoria.
- Cada celda Flash-NOR, está conectada en paralelo a las bitlines. Se puede leer, escribir, o borrar individualmente.
- Esta conexión se asemeja a la conexión en paralelo de transistores en una puerta CMOS NOR. De ahí su nombre.
- Con el mismo criterio, las Flash-NAND, tiene las celdas conectadas en serie, asemejándose a una puerta NAND.
- La conexión en serie evita que las celdas se programen individualmente.

Estructuras Flash-NOR Flash-NAND



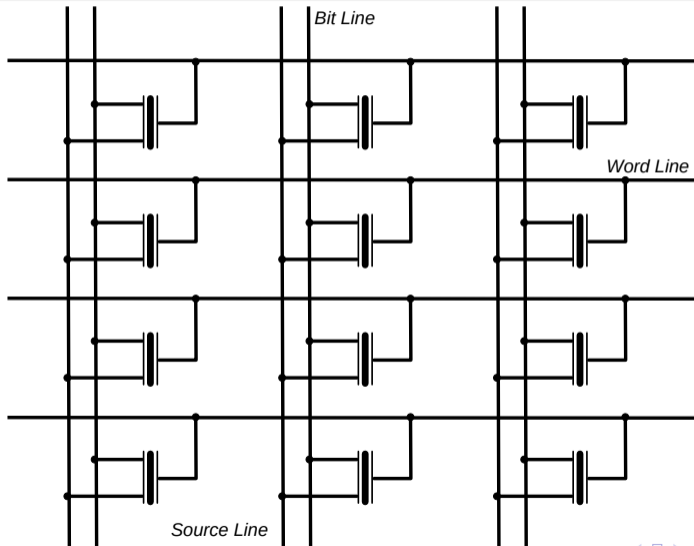
Estructura
Nand-Flash



Estructura
Nor-Flash

- Los nombres Flash-NOR y Flash-NAND provienen de la estructura de interconexión entre las celdas de memoria.
- Cada celda Flash-NOR, está conectada en paralelo a las bitlines. Se puede leer, escribir, o borrar individualmente.
- Esta conexión se asemeja a la conexión en paralelo de transistores en una puerta CMOS NOR. De ahí su nombre.
- Con el mismo criterio, las Flash-NAND, tiene las celdas conectadas en serie, asemejándose a una puerta NAND.
- La conexión en serie evita que las celdas se programen individualmente.
- Estas celdas deben leerse en serie.

Arreglo de celdas Flash típico



Arreglo de celdas Flash típico

- Una matriz flash típica tiene una matriz de celdas de transistores FGMOS.

Arreglo de celdas Flash típico

- Una matriz flash típica tiene una matriz de celdas de transistores FGMOS.
- La WL (**W**ord **L**ine) es la línea horizontal y la BL (**B**it **L**ine) es la línea vertical.

Arreglo de celdas Flash típico

- Una matriz flash típica tiene una matriz de celdas de transistores FGMOS.
- La WL (**W**ord **L**ine) es la línea horizontal y la BL (**B**it **L**ine) es la línea vertical.
- Las puertas de Control de las celdas FGMOS están conectadas a la línea de palabras WL.

Arreglo de celdas Flash típico

- Una matriz flash típica tiene una matriz de celdas de transistores FGMOS.
- La WL (**W**ord **L**ine) es la línea horizontal y la BL (**B**it **L**ine) es la línea vertical.
- Las puertas de Control de las celdas FGMOS están conectadas a la línea de palabras WL.
- La dirección decodificada se aplica a las WL.

Arreglo de celdas Flash típico

- Una matriz flash típica tiene una matriz de celdas de transistores FGMOS.
- La WL (**W**ord **L**ine) es la línea horizontal y la BL (**B**it **L**ine) es la línea vertical.
- Las puertas de Control de las celdas FGMOS están conectadas a la línea de palabras WL.
- La dirección decodificada se aplica a las WL.
- La BL conecta los Drain de las celdas FGMOS y representa el bus de datos.

Arreglo de celdas Flash típico

- Una matriz flash típica tiene una matriz de celdas de transistores FGMOS.
- La WL (**W**ord **L**ine) es la línea horizontal y la BL (**B**it **L**ine) es la línea vertical.
- Las puertas de Control de las celdas FGMOS están conectadas a la línea de palabras WL.
- La dirección decodificada se aplica a las WL.
- La BL conecta los Drain de las celdas FGMOS y representa el bus de datos.
- La SL (**S**ource-**L**ine) conecta los Sources del FGMOS a una tierra común.

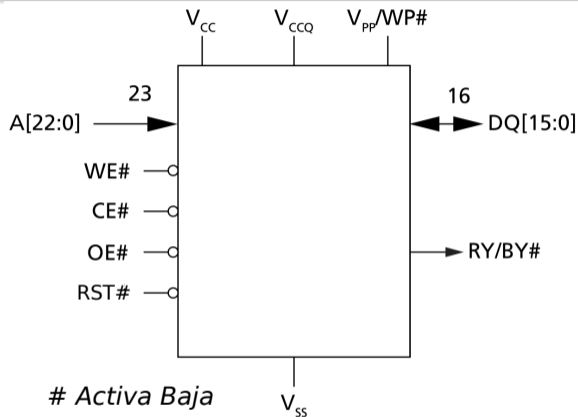
Arreglo de celdas Flash típico

- Una matriz flash típica tiene una matriz de celdas de transistores FGMOS.
- La WL (**W**ord **L**ine) es la línea horizontal y la BL (**B**it **L**ine) es la línea vertical.
- Las puertas de Control de las celdas FGMOS están conectadas a la línea de palabras WL.
- La dirección decodificada se aplica a las WL.
- La BL conecta los Drain de las celdas FGMOS y representa el bus de datos.
- La SL (**S**ource-**L**ine) conecta los Sources del FGMOS a una tierra común.
- Las combinaciones de tensión aplicadas a las WL y las BL definen una operación, ya sea de lectura, borrado o programa.

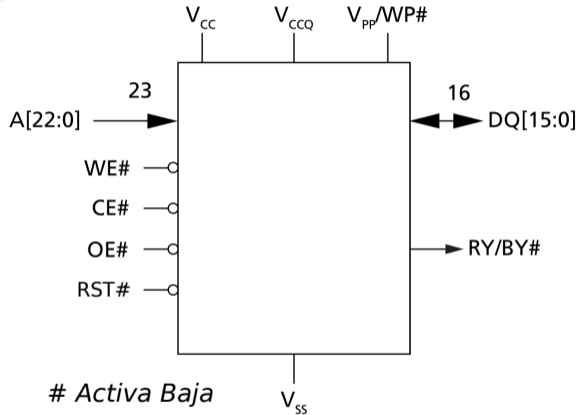
Temario

- 1 Introducción
 - Memorias Flash
 - Estructura de la celda de memoria flash
- 2 **Coneccionado**
 - **Paralelo**
 - SPI

Interfaz (Ejemplo: Micron M29DW128G Parallel NOR)

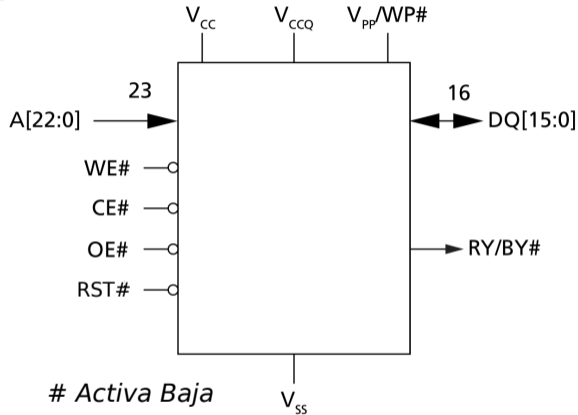


Interfaz (Ejemplo: Micron M29DW128G Parallel NOR)



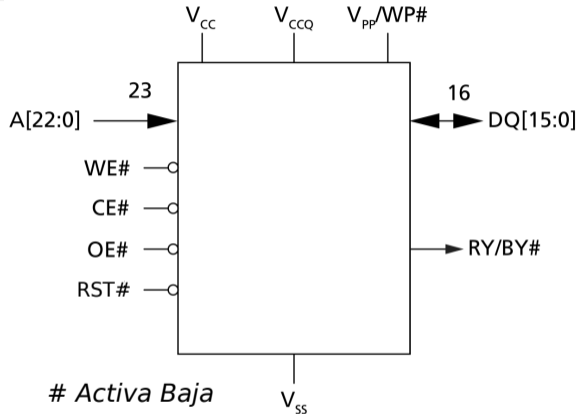
La interfaz de interconexión a un microprocesador de una Flash paralelo es similar a la de una SRAM, excepto por un terminal adicional de tensión para programación borrado y escritura ($V_{pp}/WP\#$).

Interfaz (Ejemplo: Micron M29DW128G Parallel NOR)



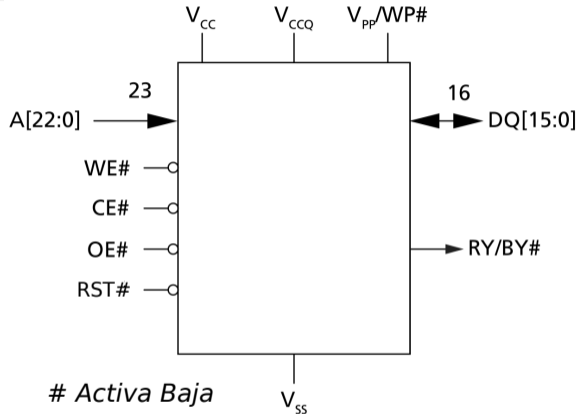
Se trata de una memoria de 128×8 de capacidad organizada en 8, de modo que encontramos 16 líneas de conexión a un Bus de datos ($DQ[15:0]$), y 23 de conexión a un Bus de Address ($A[22:0]$).

Interfaz (Ejemplo: Micron M29DW128G Parallel NOR)



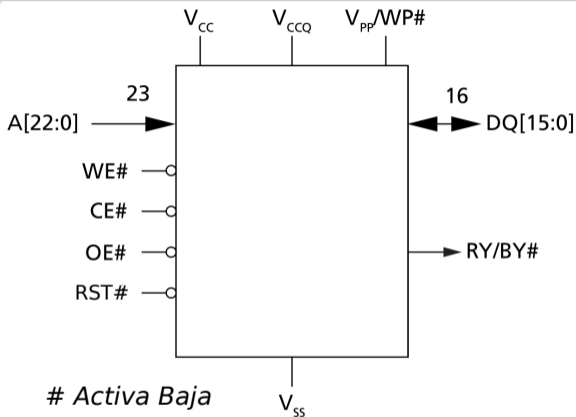
OE#: Habilita el buffer de salida de las líneas de datos durante operaciones de lectura.
WE#: Su flanco descendente habilita la escritura en los latches de direcciones y datos en operaciones de escritura.

Interfaz (Ejemplo: Micron M29DW128G Parallel NOR)



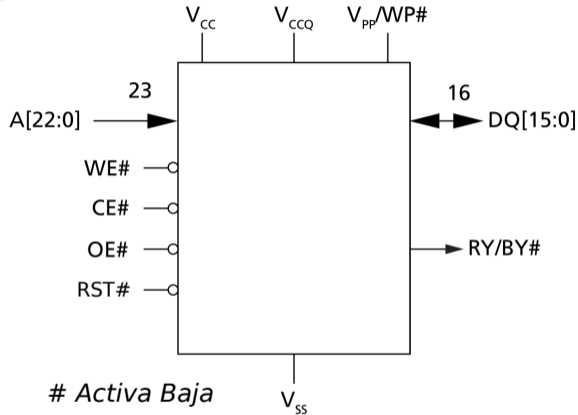
CE#: Activa el dispositivo, permitiendo que se realicen las operaciones de lectura y escritura. Cuando **CE#** es ALTO, el dispositivo pasa al modo Standby y las salidas de datos están en Alta-Z.

Interfaz (Ejemplo: Micron M29DW128G Parallel NOR)



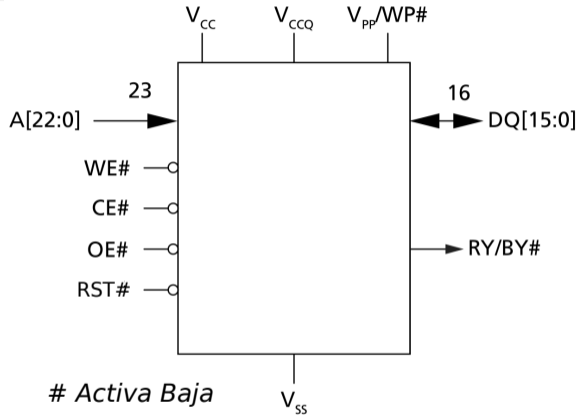
RST#: Hardware Reset. Debe estar bajo durante al menos el tiempo especificado por cada fabricante (JEDEC lo define como t_{PLPX}). Luego de éste tiempo, el dispositivo está listo para lectura y escritura.

Interfaz (Ejemplo: Micron M29DW128G Parallel NOR)



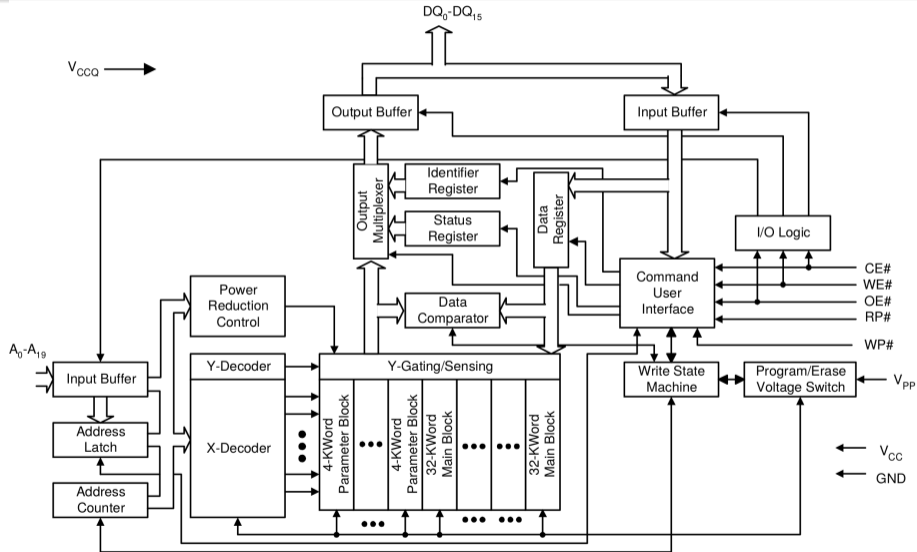
$V_{PP}/WP\#$: Provee la función WRITE PROTECT y la función V_{PPH} para proteger los bloques espacio de direcciones.

Interfaz (Ejemplo: Micron M29DW128G Parallel NOR)



V_{CCQ} : Provee alimentación independiente a todos los terminales de E/S, y habilita a todos las salidas tensión de alimentación independiente de V_{CC} .

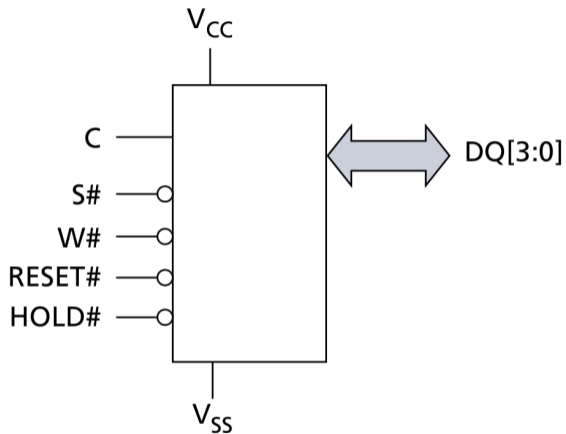
Diagrama Interno (Ej: Intel 28F400 Parallel NOR)



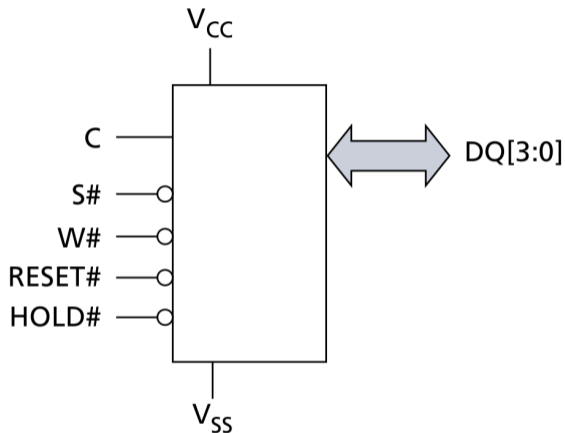
Temario

- 1 Introducción
 - Memorias Flash
 - Estructura de la celda de memoria flash
- 2 **Coneccionado**
 - Paralelo
 - **SPI**

Interfaz (Ejemplo: Micron MT25QU256 SPI NOR)

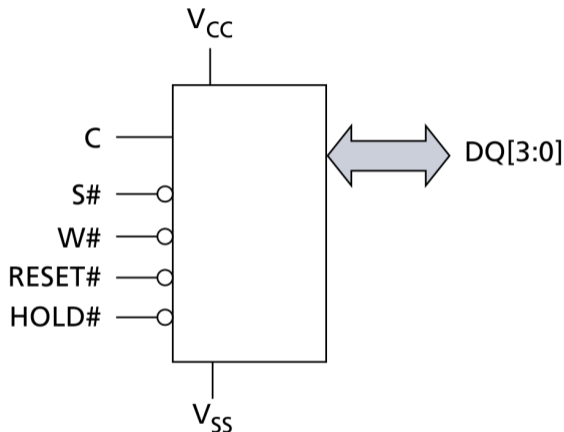


Interfaz (Ejemplo: Micron MT25QU256 SPI NOR)



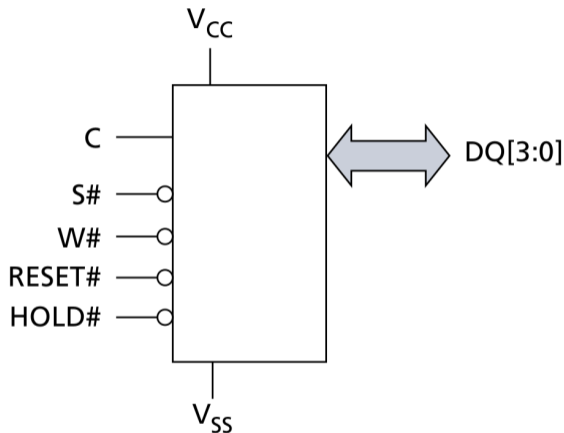
La interfaz de interconexión a un microprocesador de una Flash SPI se ajusta a este Standard y por lo tanto permite implementar flash de alta capacidad con mínima cantidad de terminales.

Interfaz (Ejemplo: Micron MT25QU256 SPI NOR)



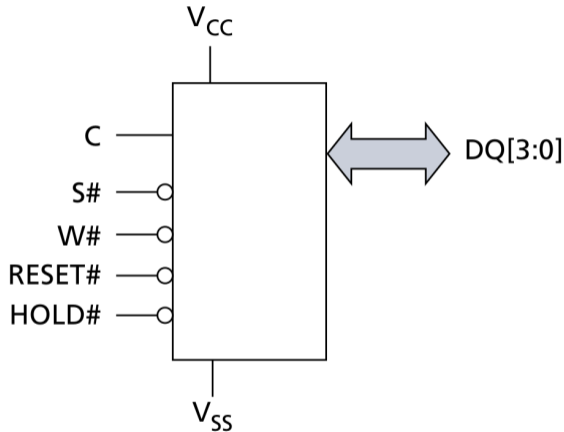
S#: Activa el dispositivo, permitiendo que se realicen las operaciones de lectura y escritura. Cuando **S#** es ALTO, el dispositivo pasa al modo Standby, se ignoran las entradas, y las salidas de datos están en Alta-Z.

Interfaz (Ejemplo: Micron MT25QU256 SPI NOR)



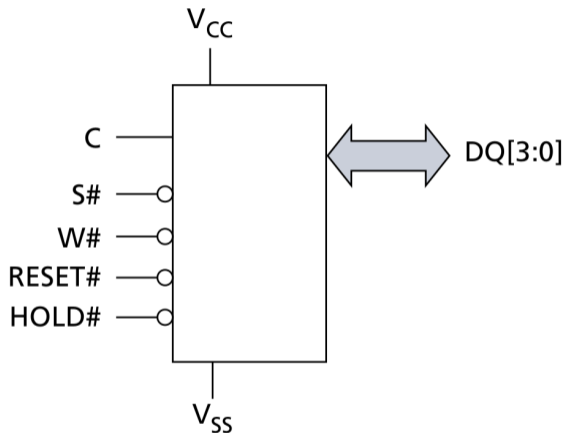
C#: Es la línea de Clock que necesita cualquier dispositivo SPI para sincronizarse. Los comandos se latched en el flanco ascendente de esta señal.

Interfaz (Ejemplo: Micron MT25QU256 SPI NOR)



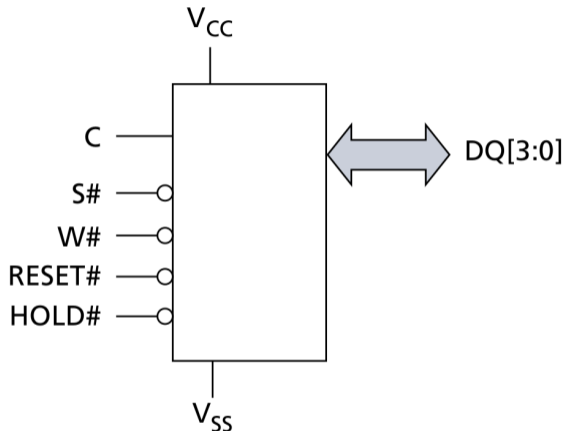
RESET#: Si se pone en estado Bajo el dispositivo se reinicia. Sus líneas se ponen en alta impedancia. Si esta señal se activa durante operaciones de Escritura o Borrado, la información se pierde.

Interfaz (Ejemplo: Micron MT25QU256 SPI NOR)



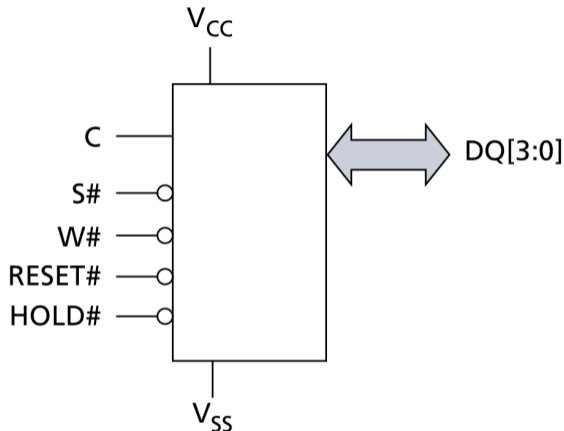
DQ[3-0]: Transfieren información de dirección, datos y comandos En comandos SPI legacy (x1) en el protocolo de E/S extendido (XIO-SPI), DQ₀ es la entrada y DQ₁ la salida. DQ[3:2] no se utilizan.

Interfaz (Ejemplo: Micron MT25QU256 SPI NOR)



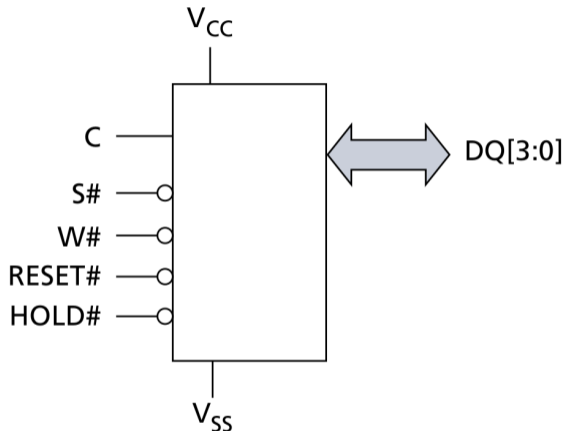
DQ[3-0]: En comandos duales en XIO-SPI o si se utiliza DIO-SPI, DQ[1:0] son E/S. DQ[3:2] no se utilizan. Para comandos cuádruples en XIO-SPI o cuando se usa QIO-SPI, DQ[3:0] son E/S.

Interfaz (Ejemplo: Micron MT25QU256 SPI NOR)



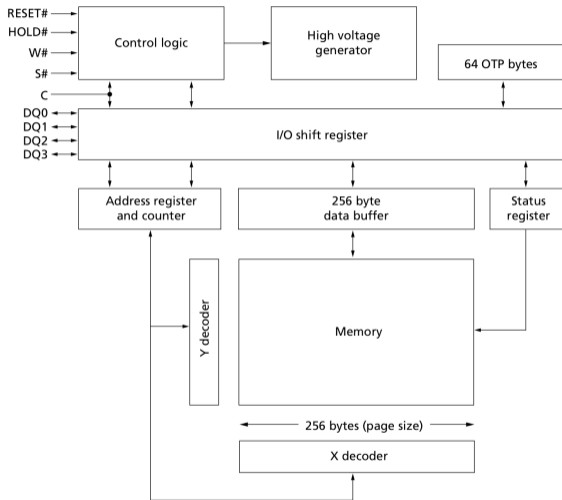
HOLD#: Permite pausar la comunicación serie sin deseleccionar ni resetear el dispositivo. Las líneas de salida se ponen three-state y se ignora la información en las líneas de entrada.

Interfaz (Ejemplo: Micron MT25QU256 SPI NOR)



W#: Write Protect. Congela el registro de estado junto con el bit de activación/desactivación de dicho registro. Si este bit es "1" y se activa **W#**, el registro de estado será Read Only.

Diagrama Interno (Micron MT25QU256 SPI NOR)



Temario

- 1 Introducción
 - Memorias Flash
 - Estructura de la celda de memoria flash
- 2 Coneccionado
 - Paralelo
 - SPI

Flash: Un Dispositivo Configurable

Flash: Un Dispositivo Configurable

- De lo visto hasta aquí surge una conclusión: Los dispositivos de memoria FLASH no son simples celdas de almacenamiento.

Flash: Un Dispositivo Configurable

- De lo visto hasta aquí surge una conclusión: Los dispositivos de memoria FLASH no son simples celdas de almacenamiento.
- Por el contrario son dispositivos bastante versátiles, con interfaces de conexión diversas, y otras funcionalidades como protección contra escritura, cifrado de datos y demás, que son característicos y particulares de cada modelo.

Flash: Un Dispositivo Configurable

- De lo visto hasta aquí surge una conclusión: Los dispositivos de memoria FLASH no son simples celdas de almacenamiento.
- Por el contrario son dispositivos bastante versátiles, con interfaces de conexión diversas, y otras funcionalidades como protección contra escritura, cifrado de datos y demás, que son característicos y particulares de cada modelo.
- Por lo tanto resulta bastante natural necesitar conocer su estado en cualquier momento, así como poder configurarlos en el inicio y modificar dicha configuración cuando la operación del dispositivo lo requiera.

Flash: Un Dispositivo Configurable

- De lo visto hasta aquí surge una conclusión: Los dispositivos de memoria FLASH no son simples celdas de almacenamiento.
- Por el contrario son dispositivos bastante versátiles, con interfaces de conexión diversas, y otras funcionalidades como protección contra escritura, cifrado de datos y demás, que son característicos y particulares de cada modelo.
- Por lo tanto resulta bastante natural necesitar conocer su estado en cualquier momento, así como poder configurarlos en el inicio y modificar dicha configuración cuando la operación del dispositivo lo requiera.
- Entonces no debemos sorprendernos cuando leemos sus hojas de datos y nos encontramos con registros de comandos, estados, y configuración como mínimo.

Flash: Un Dispositivo Configurable

- De lo visto hasta aquí surge una conclusión: Los dispositivos de memoria FLASH no son simples celdas de almacenamiento.
- Por el contrario son dispositivos bastante versátiles, con interfaces de conexión diversas, y otras funcionalidades como protección contra escritura, cifrado de datos y demás, que son característicos y particulares de cada modelo.
- Por lo tanto resulta bastante natural necesitar conocer su estado en cualquier momento, así como poder configurarlos en el inicio y modificar dicha configuración cuando la operación del dispositivo lo requiera.
- Entonces no debemos sorprendernos cuando leemos sus hojas de datos y nos encontramos con registros de comandos, estados, y configuración como mínimo.
- Estos registros como en cualquier otro dispositivo son propietarios de cada circuito integrado.

Registro de Estados

Registro de Estados

- Es un registro presente en todos los dispositivos Flash.

Registro de Estados

- Es un registro presente en todos los dispositivos Flash.
- Es siempre un registro donde cada bit indica información de características y significado propio de cada dispositivo, como así también de su interfaz.

Registro de Estados

- Es un registro presente en todos los dispositivos Flash.
- Es siempre un registro donde cada bit indica información de características y significado propio de cada dispositivo, como así también de su interfaz.
- Por lo general necesitamos uno o más bits que indiquen el tipo de operación está en curso. Especialmente cuando estas operaciones son Escritura.

Registro de Estados

- Es un registro presente en todos los dispositivos Flash.
- Es siempre un registro donde cada bit indica información de características y significado propio de cada dispositivo, como así también de su interfaz.
- Por lo general necesitamos uno o más bits que indiquen el tipo de operación está en curso. Especialmente cuando estas operaciones son Escritura.
- Algún bit que indique si hubo error en la escritura (esencial).

Configuración

Configuración

- Pueden encontrarse registros con diversos nombres, pero que en el fondo se emplean para configurar características del dispositivo.

Configuración

- Pueden encontrarse registros con diversos nombres, pero que en el fondo se emplean para configurar características del dispositivo.
- Todos los dispositivos poseen protección contra escritura.

Configuración

- Pueden encontrarse registros con diversos nombres, pero que en el fondo se emplean para configurar características del dispositivo.
- Todos los dispositivos poseen protección contra escritura.
- Algunos dispositivos protegen toda la memoria.

Configuración

- Pueden encontrarse registros con diversos nombres, pero que en el fondo se emplean para configurar características del dispositivo.
- Todos los dispositivos poseen protección contra escritura.
- Algunos dispositivos protegen toda la memoria.
- Otros administran espacios con y sin protección.

Configuración

- Pueden encontrarse registros con diversos nombres, pero que en el fondo se emplean para configurar características del dispositivo.
- Todos los dispositivos poseen protección contra escritura.
- Algunos dispositivos protegen toda la memoria.
- Otros administran espacios con y sin protección.
- Pueden existir varios registros para estos propósitos, sumando otras funciones como encriptación, administración de banqueos internos, entre otras.

Temario

- 1 Introducción
 - Memorias Flash
 - Estructura de la celda de memoria flash
- 2 Coneccionado
 - Paralelo
 - SPI

Generalidades

¹(**J**oint **E**lectron **D**evice **E**ngineering **C**ouncil) es un consorcio que agrupa aproximadamente 300 fabricantes de dispositivos semiconductores y equipos que los emplean, cuyo principal interés es desarrollar estándares.

Generalidades

- Como en cualquier tipo de dispositivos, las memorias Flash poseen características propias de cada modelo.

¹(**J**oint **E**lectron **D**evice **E**ngineering **C**ouncil) es un consorcio que agrupa aproximadamente 300 fabricantes de dispositivos semiconductores y equipos que los emplean, cuyo principal interés es desarrollar estándares.

Generalidades

- Como en cualquier tipo de dispositivos, las memorias Flash poseen características propias de cada modelo.
- No obstante es deseable que cierta información general de configuración, por ejemplo, sea accesible de manera estandarizada.

¹(**J**oint **E**lectron **D**evice **E**ngineering **C**ouncil) es un consorcio que agrupa aproximadamente 300 fabricantes de dispositivos semiconductores y equipos que los emplean, cuyo principal interés es desarrollar estándares.

Generalidades

- Como en cualquier tipo de dispositivos, las memorias Flash poseen características propias de cada modelo.
- No obstante es deseable que cierta información general de configuración, por ejemplo, sea accesible de manera estandarizada.
- En Setiembre de 2003 **JEDEC**¹ libera la **CFI** (**C**ommon **F**lash **I**nterface).

¹(**J**oint **E**lectron **D**evice **E**ngineering **C**ouncil) es un consorcio que agrupa aproximadamente 300 fabricantes de dispositivos semiconductores y equipos que los emplean, cuyo principal interés es desarrollar estándares.

Generalidades

- Como en cualquier tipo de dispositivos, las memorias Flash poseen características propias de cada modelo.
- No obstante es deseable que cierta información general de configuración, por ejemplo, sea accesible de manera estandarizada.
- En Setiembre de 2003 **JEDEC**¹ libera la **CFI** (**C**ommon **F**lash **I**nterface).
- **CFI** describe un protocolo de interrogación por software desde el host del sistema hacia el dispositivo. Facilita la escritura de algoritmos de software específicos para familias enteras de dispositivos.

¹(**J**oint **E**lectron **D**evice **E**ngineering **C**ouncil) es un consorcio que agrupa aproximadamente 300 fabricantes de dispositivos semiconductores y equipos que los emplean, cuyo principal interés es desarrollar estándares.

Generalidades

- Como en cualquier tipo de dispositivos, las memorias Flash poseen características propias de cada modelo.
- No obstante es deseable que cierta información general de configuración, por ejemplo, sea accesible de manera estandarizada.
- En Setiembre de 2003 **JEDEC**¹ libera la **CFI (Common Flash Interface)**.
- **CFI** describe un protocolo de interrogación por software desde el host del sistema hacia el dispositivo. Facilita la escritura de algoritmos de software específicos para familias enteras de dispositivos.
- Esto permite independientemente del dispositivo, compatible con versiones anteriores y futuras para familias de flash específicas.

¹(**J**oint **E**lectron **D**evice **E**ngineering **C**ouncil) es un consorcio que agrupa aproximadamente 300 fabricantes de dispositivos semiconductores y equipos que los emplean, cuyo principal interés es desarrollar estándares.

Generalidades

- Como en cualquier tipo de dispositivos, las memorias Flash poseen características propias de cada modelo.
- No obstante es deseable que cierta información general de configuración, por ejemplo, sea accesible de manera estandarizada.
- En Setiembre de 2003 **JEDEC**¹ libera la **CFI (Common Flash Interface)**.
- **CFI** describe un protocolo de interrogación por software desde el host del sistema hacia el dispositivo. Facilita la escritura de algoritmos de software específicos para familias enteras de dispositivos.
- Esto permite independientemente del dispositivo, compatible con versiones anteriores y futuras para familias de flash específicas.
- Permite además a los proveedores de flash estandarizar sus interfaces existentes para compatibilidad a largo plazo.

¹(**J**oint **E**lectron **D**evice **E**ngineering **C**ouncil) es un consorcio que agrupa aproximadamente 300 fabricantes de dispositivos semiconductores y equipos que los emplean, cuyo principal interés es desarrollar estándares.

Temario

- 1 Introducción
 - Memorias Flash
 - Estructura de la celda de memoria flash
- 2 Coneccionado
 - Paralelo
 - SPI

Aspectos que cubre la especificación

Aspectos que cubre la especificación

- Consulta de Identification String

Aspectos que cubre la especificación

- Consulta de Identification String
- System Interface String

Aspectos que cubre la especificación

- Consulta de Identification String
- System Interface String
- Definición de la Geometría del Dispositivo

Aspectos que cubre la especificación

- Consulta de Identification String
- System Interface String
- Definición de la Geometría del Dispositivo
- Consulta Extendida del Primary Vendor-Specific

Aspectos que cubre la especificación

- Consulta de Identification String
- System Interface String
- Definición de la Geometría del Dispositivo
- Consulta Extendida del Primary Vendor-Specific
- Consulta Extendida del Alternate Vendor-Specific