



Apellido y Nombres	Legajo	Calificación

1. a) Explicar la diferencia en el tratamiento de una interrupción y el de una excepción.
- b) Un procedimiento ejecuta en modo user. Al momento ha fetchado instrucciones en el rango de direcciones indicado en la tabla, y utilizado el rango de direcciones de código y stack indicados en la siguiente tabla y ha invocado diversas syscalls en el rango también indicado en dicha tabla.

Rango de Direcciones		Tipo	Rango Valores Registro	
0x11FAEA00	0x11FAF1E6	Syscalls	0X2E091xxx	0X2E092xxx
0x7FE02EC0	0x7FE0427F	User Code	0x4FFA9xxx	0x4FFAAxxx
0x89117E0A	0x89117ff0	User Stack	0X58AAExxx	0X58AAExxx

Se pide graficar las entradas de la TLB correspondientes a los rangos de la tabla anterior.

2. Protocolo TCP. Handshake de conexión y de desconexión. Paquetes y bits del header involucrados. Sliding Window: Handshake, manejo de paquetes duplicados, y manejo de Not ACK.
3. Linux. Mecanismo Copy on Write. Explicación detallada. Relación con el hardware del procesador para su implementación.
4. Relación del char device con un nodo en `/dev`. Major and Minor Number: ¿Que significan y como los obtiene el modulo del driver?.¿Como se mapean las funciones del driver con las syscall POSIX de manejo de archivos?.¿Como y donde las declara el driver?
5. La figura siguiente muestra el estado inicial de un procesador que ejecuta fuera de orden, de acuerdo con el modelo de Tomasulo, antes de iniciar la ejecución del código siguiente. Asumir que todas las Reservation Stations están vacías.

```

1 ldr R3, [R1] ; cache miss, 25 ciclos de clock de delay
2 add R4, R3, #200
3 eor R10, R9, R4
4 sub R4, R10, R6
5 ldr R7, [R0] ; TLB Miss. Lee descriptor en 4 clocks, y Page Fault
6 and R9, R11, R0
7 orr R2, R15, #55AA55AA

```

La instrucción de la línea 1 produce un Read Miss en todos los niveles del Cache, de modo tal que el valor debe ser recuperado desde la DRAM. Se pide:

- a) Completar la RAT y la RS con los valores acordes a las primeras 5 instrucciones.
- b) Identificar los riesgos que se observan en ese código para ejecutarlo fuera de orden.
- c) ¿Como se resuelven valor y tag de R4 en la RAT y en la RS, para la instrucción 4?
- d) Nombre del escenario que genera el Page Fault de la instrucción 5. ¿Que ocurre con las instrucciones 6 y 7 y 1 a 4 como consecuencia?. ¿Que bloque se necesita agregar al modelo de Tomasulo para resolver el problema?. ¿Como funciona dicho bloque?

