



Apellido y Nombres	Legajo	Calificación

1. Microprocesadores de propósito general

Proponer un esquema de paginación para una CPU con las siguientes características:

- Niveles de paginación: 3.
- Page size 4Kbytes
- Address Bus 40 bits

Se pide:

- Determinar el tamaño de la dirección virtual,
- Dibujar el gráfico general del sistema de paginación en el que se pueda visualizar claramente como partiendo de la dirección lineal o virtual se determina la dirección física real en la memoria,
- Definir el formato de los descriptores que permiten la traducción. Especificar solo los page frame, no se piden los bits de atributos de los descriptores.
- Dibujar el esquema resultante de la TLB para este modelo de paginación específico.

2. Organización de computadores

- Explicar como se implementa un sistema que asegure coherencia entre las memorias cache locales de cada procesador y la DRAM en un sistema SMP. Snooping y protocolo asociado.
- Que ventajas tiene un sistema Cache Set Associative frente a uno de Mapeo Directo?. Fundamentar.
- Para el protocolo citado en el primer ítem. Explicar que es lo que ocurre cuando un procesador intenta escribir memoria, y esa línea está Dirty. ¿Cual es el estado antes de la escritura y cual es el que termina teniendo luego de la misma?

3. Procesadores de Señales Digitales

- Explicar que entiende por aritmética saturada y aritmética de desborde. ¿En que casos se aplican una y otra y cuales son sus beneficios?. Cite ejemplos que permitan ver claramente la diferencia.
- Modelo SIMD. Principio de funcionamiento. Implementaciones que conozca. En que casos introduce mejoras. Cite ejemplos de código.