Universidad Tecnológica Nacional
Facultad Regional Buenos Aires

CARRERA: Ing. Electrónica

PROGRAMA ANALÍTICO DE ASIGNATURA

NOMBRE DE LA ACTIVIDAD CURRICULAR: TÉCNICAS DIGITALES I

Año Académico: 2025

Área: Técnicas Digitales

Bloque: Tecnología Básicas

Nivel: 3

Tipo: obligatoria

Modalidad: anual

Cargas horarias totales:

Horas reloj	*Horas cátedra*	*Horas cátedra semanales*
96	128	4

COMPOSICIÓN DEL EQUIPO DE CÁTEDRA:

Profesor/a Asociado/a: Ing. Juan Eladio Collazo
Profesores Adjuntos: Ing. Juan Esteban Alarcón, Ing. Jerónimo Atencio, Ing. Roberto Gerónimo Simone y Lic. Alejandro Carlos González.

FUNDAMENTACIÓN

En “Técnicas Digitales I” se estudian circuitos lógicos que constituyen el punto de partida para la construcción de dispositivos digitales que se encuentran en computadoras, teléfonos celulares, electrodomésticos, equipos hogareños, de tv y audio digital y muchas otras aplicaciones de uso cotidiano. También aparecen en otras aplicaciones menos difundidas como instrumental de cabina en aviones y barcos, ayudas a la navegación aérea y marítima, control de vuelo de naves espaciales, redes de telefonía, sistemas de radares y un sinnúmero de aplicaciones que resulta imposible citarlas a todas. La difusión de los circuitos digitales en la sociedad actual da cuenta, sin lugar a dudas, de que es necesario que el Ingeniero Electrónico tenga un conocimiento profundo de las Técnicas Digitales.

A lo largo de la cursada se analizan conceptos fundamentales relacionados con el diseño de circuitos lógicos con ejemplos sencillos y se estudia cómo construir circuitos complejos a partir de otros considerados básicos. La teoría clásica del diseño de circuitos lógicos se revisa con mucho detalle con la intención de que los y las estudiantes adquieran un conocimiento práctico orientado a la implementación de circuitos digitales.

Técnicas Digitales I integra el conjunto de Asignaturas de la Especialidad que otorgan una fuerte formación básica y tecnológica. A su vez se la incluye en el subconjunto de Asignaturas específicas de la carrera que abarcan el estudio de las disciplinas cuyos contenidos definen el perfil profesional.

Técnicas Digitales I se ubica en el área de conocimiento de las “Técnicas Digitales” junto con Informática I, Informática II, Técnicas Digitales II y Técnicas Digitales III. Estas asignaturas otorgan una fuerte formación básica y tecnológica, que permiten la preparación general, de acuerdo con los objetivos que define la carrera. Por otro lado, incluyen temas de Ciencias Básicas inherentes a la especialidad que no están explicitados en las disciplinas homogeneizadas.

La modalidad de trabajo en clase contribuye a la construcción del perfil del ingeniero electrónico en aspectos tales como el abordaje de proyectos de I&D, la integración de equipos de trabajo y el desarrollo de estrategias de autoaprendizaje para su actualización continua.

COMPETENCIAS DE EGRESO ESPECÍFICAS A LAS QUE CONTRIBUYE:

Competencia	Competencias de Actividades reservadas			Competencias de Alcances
	Baja	Media	Alta	
CE 1.1 Diseñar, proyectar y calcular hardware de sistemas de cómputo de propósito general y/o específico; hardware de dispositivos lógicos programables.			**X**	
CE 1.2 Plantear, interpretar, modelar y resolver los problemas de ingeniería descritos en CE 1.1.			**X**	
CE 1.4 Diseñar, proyectar y calcular circuitos y sistemas digitales.		**X**		

COMPETENCIAS DE EGRESO GENÉRICAS A LAS QUE CONTRIBUYE:

Competencia	Baja	Media	Alta
Identificar, Formular y resolver problemas de Ingeniería Electrónica.		**X**	
Concebir, diseñar y desarrollar proyectos de Ingeniería Electrónica.	**X**		
Utilizar de manera efectiva las técnicas y herramientas de aplicación de la Ingeniería Electrónica.			**X**

OBJETIVOS (APRENDIZAJE/LOGROS A ALCANZAR)

- Comprender los aspectos relacionados con circuitos combinacionales, y circuitos secuenciales.
- Comprender la estructura interna y funcionamiento de los dispositivos de lógica programable.
- Manejar fluidamente los lenguajes de descripción de hardware y sus herramientas de desarrollo para simular sistemas digitales e implementarlos sobre dispositivos de lógica programable.
- Interpretar hojas de datos y manuales técnicos de dispositivos digitales.
- Aplicar el Álgebra de Boole, sus principios y postulados, para justificar los métodos de análisis y síntesis de circuitos digitales que se estudian en Técnicas Digitales I.
- Formalizar las especificaciones de un circuito combinacional, mediante sus ecuaciones lógicas y tablas, para su consecuente diseño a nivel de compuertas o RTL.
- Describir la tecnología CMOS como conmutador para su uso en la construcción de compuertas lógicas.
- Aplicar conceptos como consumo de energía, costo por literal y por entrada, tiempos de propagación y riesgos, para el análisis de su impacto en las decisiones de diseño de las compuertas y los circuitos construidos con esas compuertas.
- Explicar la construcción interna de los circuitos combinacionales aritméticos, comparadores, codificadores y decodificadores y sus ecuaciones lógicas para su uso como bloques RTL.
- Realizar el análisis temporal de los circuitos secuenciales para profundizar la comprensión de su funcionamiento.
- Conectar circuitos combinacionales y secuenciales con el fin de construir circuitos de mediana complejidad.

CONTENIDOS

Contenidos mínimos

- Lógica combinacional.
- Lógica secuencial.
- Lenguajes descriptores de hardware (HDL). Características distintivas y diferencias entre los lenguajes procedurales.
- Dispositivos Lógicos Programables.

Contenidos analíticos

Unidad 1: Códigos.
Códigos de distancia uno y reflejado: código Gray. Códigos numéricos: magnitud binaria y números enteros signados (convenios: signo y magnitud, binario desplazado, complemento a uno y a dos). Códigos BCD natural, ASCII y siete segmentos. Control de errores: códigos detectores de error (paridad, checksum y CRC).

Unidad 2: Álgebra de conmutación.
Axiomas. Variables y funciones lógicas. Teoremas. Tablas de verdad. Expresiones canónicas. Principio de dualidad. Leyes de De Morgan y expansión de Boole (Shannon). El mapa de Karnaugh para representar funciones lógicas de hasta 4 variables. Redundancias. Simplificación de expresiones lógicas.

Unidad 3: Diseño de circuitos combinacionales con compuertas.
Compuertas básicas AND, OR y NOT. Compuertas universales NAND y NOR. Compuertas especiales XOR y XNOR. Dualidad y símbolos equivalentes. Diseño de circuitos combinacionales de dos niveles mediante tablas de verdad y mapas de Karnaugh. Implementación con compuertas. Respuesta transitoria estática y dinámica (glitch).

Unidad 4: Diseño de circuitos combinacionales a nivel RTL
Decodificadores. Codificadores. Multiplexores. Demultiplexores. El tercer estado de la salida (HI-Z). Circuitos iterativos. Circuitos aritméticos para magnitudes y enteros en código de complemento a dos: sumador, restador, multiplicador y comparador. Indicadores de validación de resultado (flags). Aritmética de saturación. Generador/verificador de paridad. Simbología RTL (Register Transfer Level) de los bloques combinacionales. Nombres formales y reales. Diseño de circuitos combinacionales a nivel de bloques RTL. Ejemplos de síntesis. Economía de operadores. Desplazamiento y rotación combinacional. Desplazamiento aritmético y lógico.

Unidad 5: Diseño de circuitos secuenciales sincrónicos
El latch D. El flip-flop D disparado por flanco. Reset asincrónico y sincrónico. Registros paralelo y serie. Control de carga y habilitación. Contadores binarios. Indicador de fin

de cuenta. Contadores binarios de módulo arbitrario. Prescalers. Contadores en secuencias especiales: Gray, BCD natural, One-Hot, Johnson y pseudo aleatoria.

Unidad 6: Máquinas de estados finitos
Diagrama de bloques de máquinas con salidas Moore y Mealy. Ecuaciones de transiciones y salidas. Diagramas de estados. Asignación de códigos a los estados. Análisis y síntesis. Diagrama de estados algorítmicos. Características temporales de las salidas Moore y Mealy.

Unidad 7: Análisis temporal
Tiempos de setup, de hold y propagación. Meta estabilidad. Violación del tiempo de hold. Tiempo de hold negativo. Hold slack. Violación del tiempo de setup. Setup slack. Clock skew. Registro de desplazamiento con clock skew. Máxima frecuencia de operación sincrónica con y sin clock skew. Manejo de entradas externas asincrónicas. Sincronizadores.

Unidad 8: Dispositivos lógicos programables
PROM (Programmable Read Only Memory), EPROM (Erasable PROM) y EEPROM (Electrically Erasable PROM). PLA (Programmable Logic Array) y PAL (Programmable Array Logic). CPLD (Complex Programmable Logic Device) y FPGA (Field Programmable Gate Array). Diferencias entre CPLD y FPGA. Introducción a la estructura de una FPGA. Look Up Table. Realización de funciones lógicas simples en una FPGA.

Unidad 9: Lenguajes descriptores de hardware

Lenguajes descriptores de hardware. Génesis, evolución, ventajas, aplicaciones. El lenguaje Verilog. Módulos y arquitecturas. Puertos de entrada y salida. Asignaciones concurrentes. Identificadores. Wires. Operaciones lógicas simples y combinadas. Salidas triestado. Declaración de vectores. Operaciones con vectores. Indexación. Subvectores. Concatenación y replicación. Asignaciones condicionales. Operaciones aritméticas con palabras no signadas. Comparaciones. Tipo de datos signado. La construcción always. Descripción de flip-flops y registro. Carga y reset sincrónico. Descripción por comportamiento. Construcciones if y case. Instanciación de módulos. Parámetros. Genéricos. Arrays. Verificación de la operación de circuitos descritos en Verilog utilizando bancos de prueba y software de simulación.

Unidad 10: Tecnologías y estándares de hardware digital
La tecnología CMOS (Complementary Metal Oxide Semiconductor). Compuertas básicas CMOS. Característica de transferencia de un inversor. Parámetros de tensión y corriente. Margen de ruido. Compatibilidad entre dispositivos. Parámetros temporales. Tensión de umbral. Entradas Schmitt-trigger. Potencia estática y dinámica. Estándares. Interpretación de hojas de datos.

DISTRIBUCIÓN DE CARGA HORARIA ENTRE ACTIVIDADES TEÓRICAS Y PRÁCTICAS

Modalidad organizativa de las clases	Horas Reloj totales presenciales	Horas reloj virtuales totales	**Horas totales**
Teórica	48	0	48
Formación práctica	48	0	48

Tipo de prácticas	**Horas reloj totales presenciales**	**Horas reloj totales virtuales**	**Lugar donde se desarrolla la práctica**
Formación experimental	24	0	Laboratorios 105, 108, 109 y 110 del Dpto de Ing. Electrónica UTN.BA Sede Medrano
Problemas abiertos de Ingeniería (ABP)	24	0	Laboratorios 105, 108, 109 y 110 del Dpto de Ing. Electrónica UTN.BA Sede Medrano
Proyecto y diseño	0	0	-
Otras:	0	0	-
Práctica supervisada	0	0	-
Total de horas	48	0	

ESTRATEGIAS DE ENSEÑANZA Y ACTIVIDADES DE APRENDIZAJE

La metodología de enseñanza del curso se funda en un modelo pedagógico donde, como propone Lev Vygotsky, "*los aprendizajes se producen en un contexto micro social e interactivo, donde la mirada del otro se constituye en hacedor de nosotros mismos, sin el cual no se puede entender la adquisición del conocimiento"*. En este sentido, los docentes de la cátedra hacemos que el aula sea favorecedora de intercambios entre los actores involucrados en los procesos de enseñanza y aprendizaje. Por otro lado, pretendemos que resulte un espacio que permita que los y las estudiantes reflexionen sobre sus propios modos de aprender, para que entiendan cómo adquieren el conocimiento y puedan mejorar en este aspecto.

Tal como propone Ausubel, entendemos que el "*aprendizaje debe ser significativo*". Por tal razón, el estudio de los temas se desarrolla en base a conocimientos ya adquiridos

por los y las estudiantes en otras materias o en clases previas. Este modo de encarar el trabajo en el aula facilita la integración de conocimientos nuevos.

En el inicio del curso se hace una breve introducción a la evolución histórica de los circuitos digitales, desde la aparición de la válvula hasta la llegada de los procesadores actuales. En ese recorrido se destacan los hitos que se relacionan con los contenidos de la materia para que los y las estudiantes comiencen a construir el contexto en el que van a construir sus aprendizajes.

Luego se propone resolver un problema que requiere conocer todos los temas que van a estudiarse y este es el disparador utilizado para avanzar en los contenidos de la materia discutiendo respuestas a un problema de ingeniería.

Se dictan clases presenciales y con virtualidad sincrónica, que cuentan con el concurso de dos docentes que están a cargo del dictado del curso y de la realización de las prácticas. Si bien cada docente tiene una u otra responsabilidad, en el aula intercambian roles y trabajan en estrecha colaboración. Se privilegia la presencialidad en los casos en que la interacción con los y las estudiantes favorezca el aprendizaje de un contenido específico.

El desarrollo de los contenidos se sostiene en la exposición del docente, la colaboración entre pares y el autoaprendizaje. Ahora bien, este punto merece agregar algunas precisiones que son necesarias para tener una mejor visión del entorno en el que ocurren los aprendizajes.

En caso de que él o la docente disponga de presentaciones y videos de algunos o todos los contenidos de la materia, puede ponerlos a disposición de los y las estudiantes en el aula virtual del curso y/o en repositorios.

Para orientar a los y las estudiantes en su proceso de aprendizaje, en el aula virtual tienen disponible una guía de clases donde figuran los contenidos que van a estudiarse en cada semana y la bibliografía de consulta propuesta por la cátedra para ese tema en particular. La intención de la guía es dar la posibilidad de realizar una lectura anticipada de los temas a tratar en la clase siguiente. En la guía también figuran las presentaciones y videos producidos por el o la docente en el caso de que corresponda.
Se sugiere desde la cátedra que se graben videos, en caso de que el o la docente no disponga de dicho recurso, para que los y las estudiantes lo utilicen como una primera aproximación al tema que va a estudiarse en la clase siguiente. Es unánime en el alumnado la percepción favorable de contar con este tipo de recursos ya que permiten revisar aquellos conceptos o soluciones a problemas que son complejos.

Buena parte de la formación práctica de la materia se basa en la resolución de problemas propuestos en una guía de actividades unificada que sirve de referencia para todos los cursos de la cátedra en cuanto al grado de complejidad de los circuitos

digitales que los y las estudiantes deben ser capaces de analizar y sintetizar. Los docentes de la cátedra utilizan algunos o todos los problemas que se proponen en esa guía y también otros de su propia autoría.

Las prácticas relacionadas con Tecnologías y Estándares deben ser presenciales ya que requieren emplear instrumental de laboratorio.

Las prácticas relacionadas con lenguajes descriptores de hardware pueden hacerse en formato virtualidad sincrónica. En este caso, los y las estudiantes deben instalar un software de aplicación en sus computadoras hogareñas y/o notebook, siguiendo las indicaciones del o de la docente. El software en cuestión puede ser de uso gratuito para FPGAs o software libre para compilar y simular HDL.

Las prácticas con FPGA deben ser presenciales ya que requieren el uso de kits disponibles en el Departamento de Electrónica.

Se realizan trabajos prácticos, con un doble propósito: adquirir experiencia en el diseño de circuitos digitales y en la presentación de los trabajos realizados. Los y las estudiantes deben generar material técnicamente adecuado, tanto en contenidos como en presentación. Por tal razón se recurre a informes impresos, presentaciones, infografías, imágenes dinámicas y videos, por mencionar algunos recursos.

Se hacen trabajos grupales a fin de que los y las estudiantes amplíen y revisen los conocimientos adquiridos, amén de proveer un beneficio adicional: se aprende a trabajar en equipo y se personalizan las relaciones. Estos trabajos favorecen la interacción de los alumnos entre sí y de éstos con el docente.

MODALIDAD DE EVALUACIÓN

La evaluación es sumativa por lo que se rinden dos parciales, uno promediando la cursada y otro en el cierre del curso.
Los parciales se rinden en forma presencial, son escritos e individuales. Se basan en problemas donde se solicita sintetizar circuitos digitales para los que se especifican distintas funciones. También se proponen problemas que requieren analizar circuitos y se formulan preguntas de carácter teórico. Para todas las soluciones se solicita su correspondiente justificación teórica que debe ser lo más exhaustiva posible.

Para determinar los contenidos que van a evaluarse en cada parcial, se recurre a dos esquemas que se relacionan con el cronograma de clases elegido por el docente a cargo del curso y que se describen en la tabla que sigue:

Para un cronograma de clases que siga la secuencia:	los contenidos del primer parcial son:	y los contenidos del segundo parcial son:

- circuitos combinacionales clásicos, - HDL combinacional, - circuitos secuenciales clásicos y - HDL secuencial.	- circuitos combinacionales clásicos y - HDL combinacional.	- circuitos secuenciales clásicos y - HDL secuencial.
- circuitos combinacionales clásicos, - circuitos secuenciales clásicos y - HDL combinacional y secuencial.	- circuitos combinacionales y - secuenciales clásicos.	- HDL combinacional y - HDL secuencial.

Cada parcial se aprueba con una calificación de seis (6) o más puntos.

Exámenes recuperatorios

Cada examen parcial tiene dos instancias de recuperación. La primera de ellas se formaliza en el mes de diciembre, tras la finalización de la cursada, y la segunda en el mes de febrero.

Requisitos de regularidad

La Facultad Regional Buenos Aires establece un porcentaje mínimo del 75% de asistencia como requisito para acceder a la condición de alumno o alumna regular, cuyo control está a cargo de la Bedelía. La regularización de la materia requiere tener aprobados los dos exámenes parciales y los trabajos prácticos correspondientes.

Aprobación directa (Promoción)

Para la aprobación directa de la materia, el alumno o la alumna debe obtener una calificación de ocho (8) puntos o más en ambos parciales. Si uno y solo uno de los parciales está calificado con siete (7) o menos, el alumno o la alumna dispone de una instancia de recuperación que será tenida en cuenta para la aprobación directa. Este criterio no se aplica si ambos parciales están calificados con 7 o menos. La calificación obtenida en dicho recuperatorio anula la nota del parcial que se recupera. Esto significa que, si el parcial estaba aprobado con 6 o 7, y se desaprueba en la instancia de recuperación, se mantendrá la nota de desaprobación que es de cinco (5) puntos o menos. En ese caso, el o la estudiante debe recuperar ese parcial en la instancia de febrero para intentar obtener nuevamente 6 o más y así lograr la regularización de la materia y estar en condiciones de rendir el examen final.

Vale aclarar que, si ambos exámenes están aprobados y el promedio de las notas obtenidas es igual o superior a 8, no implica que el alumno o la alumna obtengan la aprobación directa dado que la condición de que ambas calificaciones sean de 8 puntos o más es excluyente.

Examen final

En caso de que el alumno o la alumna cumpla con los requisitos de regularidad, pero no alcance la condición de aprobación directa, debe rendir un examen final cuya calificación debe ser de 6 o más puntos para aprobar la materia. El examen final puede rendirse hasta 4 veces y se debe recursar la materia en caso de no obtener la calificación de aprobación en alguna de esas instancias. Los temas a evaluar son elaborados en forma rotativa por los docentes de la cátedra.

ARTICULACIÓN HORIZONTAL Y VERTICAL CON OTRAS MATERIAS

Técnicas Digitales I articula verticalmente con tres materias de niveles previos:

- Informática I, integradora del 1er nivel, de la que se recuperan los conocimientos relacionados con los sistemas de numeración.
- Informática II del 2do nivel, de la que se toma la experiencia de los estudiantes en: a) el manejo de entornos de desarrollo integrado (IDE) complejo como Eclipse o QT Designer y b) el uso de software de varios periféricos básicos de comunicación como UART, SPI, I2C[1]
- Dispositivos Electrónicos del 2do nivel, de la que recuperan conocimientos relacionados con el funcionamiento de los transistores MOS.

Por otra parte, los conocimientos de lenguajes de programación y la práctica intensiva de desarrollo de software adquiridos tanto en Informática I como Informática II, resultan útiles a la hora de elaborar bancos de prueba.

Esta articulación se implementa mediante reuniones de directores de Cátedra del área de Técnicas Digitales, área que incluye las asignaturas: Informática I, Informática II, Técnicas Digitales I, Técnicas Digitales II y Técnicas Digitales III.

Por otra parte, el desafío de esta materia es lograr una adecuada articulación vertical hacia los niveles siguientes de la carrera, con Técnicas Digitales II. Esta materia requiere que los y las estudiantes que la cursan tengan experiencia en el diseño de circuitos básicos que son bloques constitutivos de los sistemas embebidos que utilizarán con un microcontrolador.

[1] En Técnicas Digitales I, estos periféricos se abordan a nivel de diseño de hardware de modo que se completa el estudio iniciado en Informática II

Técnicas Digitales I articula horizontalmente con las materias:

- Teoría de los Circuitos II, integradora, de la que se recuperan los conocimientos relacionados con la respuesta transitoria de los circuitos RC excitados con un escalón para el análisis de los tiempos de establecimiento de las señales lógicas
- Electrónica Aplicada I que aporta elementos para el análisis del proceso de conmutación de las compuertas.

CRONOGRAMA ESTIMADO DE CLASES

Clase	Tema	Modalidad de dictado
1	Códigos	Presencial
2	Códigos	Presencial
3	Álgebra de conmutación	Virtualidad Sincrónica
4	Diseño de circuitos combinacionales con compuertas	Presencial
5	Diseño de circuitos combinacionales con compuertas	Virtualidad Sincrónica
6	Diseño de circuitos combinacionales con compuertas	Presencial
7	Tecnologías y Estándares	Virtualidad Sincrónica
8	Tecnologías y Estándares	Virtualidad Sincrónica
9	Diseño de circuitos combinacionales a nivel RTL	Presencial
10	Diseño de circuitos combinacionales a nivel RTL	Presencial
11	Diseño de circuitos combinacionales a nivel RTL	Virtualidad Sincrónica
12	Diseño de circuitos combinacionales a nivel RTL	Virtualidad Sincrónica
13	Diseño de circuitos combinacionales a nivel RTL	Virtualidad Sincrónica
14	Diseño de circuitos combinacionales a nivel RTL	Presencial
15	Parcial 1	Presencial
16	Diseño de circuitos secuenciales sincrónicos	Presencial

17	Diseño de circuitos secuenciales sincrónicos	Virtualidad Sincrónica
18	Diseño de circuitos secuenciales sincrónicos	Virtualidad Sincrónica
19	Diseño de circuitos secuenciales sincrónicos	Virtualidad Sincrónica
20	Diseño de circuitos secuenciales sincrónicos	Presencial
21	Máquinas de estados finitos	Presencial
22	Máquinas de estados finitos	Virtualidad Sincrónica
23	Máquinas de estados finitos	Virtualidad Sincrónica
24	Análisis temporal	Presencial
25	Análisis temporal	Virtualidad Sincrónica
26	Dispositivos lógicos programables	Presencial
27	Lenguajes descriptores de hardware	Presencial
28	Lenguajes descriptores de hardware	Virtualidad Sincrónica
29	Lenguajes descriptores de hardware	Virtualidad Sincrónica
30	Lenguajes descriptores de hardware	Presencial
31	Lenguajes descriptores de hardware	Presencial
32	Parcial 2	Presencial

BIBLIOGRAFÍA OBLIGATORIA

[1] Brock J. LaMeres (2019). Introduction to logic circuits & logic design with Verilog. Springer.

[2] Hwang, E. O. (2017). *Digital Logic and Microprocessor Design with Interfacing. Cengage Learning.*

[3] Mano, M. Ciletti, M. (2018). *Digital Design With an Introduction to the Verilog HDL.* Pearson.

[4] Chu, P. P. (2008). FPGA Prototyping by Verilog Examples. John Wiley & Sons. United States of America.

BIBLIOGRAFÍA COMPLEMENTARIA

[5] Clive Maxfield. (2009). Bebop to the Boolean Boogie An Unconventional Guide to Electronics. Newnes, Elsevier.

[6] Hamblen, J. O., Hall, T. S., y Furman, M. D. (2006). *Rapid Prototyping of Digital Systems: Quartus® II Edition*. Springer Science & Business Media.

[7] Mano, M. M y Kime, C. R. (2015). *Logic and computer design fundamentals*. Prentice-Hall, Inc..

[8] Harris, Sarah. Harris, David. (2021). Digital Design and Computer Architecture. RISC-V Edition. Morgan Kaufmann.