

**Plan 95 Adecuado**

**TÉCNICAS DIGITALES III**

**Área Técnicas Digitales            Bloque Tecnología Aplicada**

**Nivel:** 5º                            **Tipo** Obligatoria

**Modalidad** anual

**Carga Horaria total.** Hs Reloj: 128      Hs. Cátedra: 160

**FUNDAMENTACIÓN**

Nos proponemos formar individuos con una marcada competencia en el diseño de soluciones basadas en sistemas digitales complejos, sus interfaces y aplicaciones, que le permitan manipular procesadores de alto rendimiento, comprender su funcionamiento, poder establecer cuales son los “drivers tecnológicos” que signarán la evolución a futuro de modo de no solo resolver un problema con un procesador específico, sino poder determinar con suficiencia el tipo de procesador mas adecuado a la aplicación, el sistema operativo que requiere y con esos recursos ser capaz de aplicar efectivamente las metodologías de programación, y diseño adquiridas sea en esta asignatura como en las asignaturas previas del área consolidando en esta última asignatura del Área Digital todo lo adquirido en materia de conocimiento, metodología y competencias en las asignaturas anteriores del Área.

**OBJETIVOS**

Analizar, desarrollar e integrar sistemas digitales de propósito general o dedicado, para computar datos, manejar comunicaciones, procesar digitalmente señales, y desempeñar funciones de control, utilizando microprocesadores de 32 bits, y cubriendo no solo aquellos aspectos estrictamente relacionados al hardware, sino también todo lo inherente al software que trabaja sobre éste: desde Firmware a Sistemas Operativos de propósito general o tiempo real.

Generar sus propias adaptaciones o aplicaciones en diferentes entornos operativos.

Interconectar sistemas, propios y existentes, incorporando la metodología de desarrollo de interfaces de redes de datos, utilizando los protocolos de comunicación estándares adoptados universalmente.

Relacionar en las aplicaciones prácticas, los contenidos de la asignatura, con los vistos en las demás asignaturas del 5to. Nivel del plan de estudios.

**CONTENIDOS**

- Contenidos mínimos
- Arquitectura de la PC
- Microprocesadores de 16 y 32 bits
- Procesamiento digital de señales
- Instrumentación digital
- Redes de datos. Protocolos

· Contenidos analíticos

### **Arquitectura de las Computadoras Personales .**

Introducción a los sistemas computacionales de 32 bits. Concepto de Arquitectura y organización de un computador. Stack de Componentes: Hardware – Firmware – Sistema Operativo – Aplicaciones. Conceptos generales de diseño y funcionamiento.

Caso Práctico: Descripción de la estructura básica de un main board.

Mapa de memoria y E/S de un sistema clásico de 32 bits compatible con la IBM PC. Acceso y utilización de los principales componentes de soporte al procesador central: Controlador de Interrupciones, Temporizadores (PIT, y RTC), Teclado (controlador 8042). Función del control GateA20, aplicación y acceso. Programación. Ejemplos y problemas

ROM BIOS: Descripción de las principales funciones de la rutina POST. Criterios para el diseño de Extensiones de BIOS. Introducción al Concepto de Nivel de Abstracción al Hardware.

Servicios de acceso a la Entrada Salida: Video, Teclado, Reloj en tiempo real, Disco. Ejemplos de aplicación.

Buses de Expansión. Breve revisión del USB. Introducción al Bus PCI. Descripción de características principales.

### **Procesadores avanzados de 32/64 bits .**

**Conceptos Preliminares:** Sistemas Multitarea. Requerimientos del Sistema Operativo al procesador. Protección – Múltiples Tareas – Capacidad de Memoria ilimitada.

**Microarquitectura de CPU's avanzadas:** Modelos Superescalar y RISC. Superpipeline, y Multipipeline. Técnicas de manejo de las instrucciones de salto. Técnicas de manejo de las dependencias. Paralelismo a nivel de instrucción. Concepto e implementación. Técnicas de ejecución fuera de orden vs. VLIW o EPIC. Diferencias, pros y contras de cada arquitectura.

**Multicore:** Motivación de su implementación, y líneas directrices de diseño.

**Memoria Cache.** Bus local: Concepto, ventajas, arquitecturas. Circuitos integrados para el manejo de este bus. Memoria caché de primer y segundo nivel. Sistemas prácticos de Memoria Caché. Ejemplo práctico de un controlador cache. Funcionamiento. Modos Caché directo, y asociativo de n vías. Técnicas de Snooping. Impacto del concepto de Bus Local en el diseño de sistemas computacionales modernos: Nueva arquitectura de PCs a partir del bus local.

**Casos prácticos de Micro arquitecturas avanzadas:** Estado del arte: Micro arquitectura Three Core Engine: Ejecución Fuera de orden. Micro arquitectura Netburst. Hyperthreading. Multicore y Many Core. Líneas directrices de diseño de estos procesadores. Microarquitectura Core, Core i7, Core i3. Manejo del cache, y paralelización de tareas.

**Introducción a los procesadores de 64 bits:** Familia Itanium. Extensiones de 64 bits de los procesadores x86: Arquitectura Intel 64.

#### **Modos de trabajo.**

Modo Real: Modelo de registros, Interrupciones y modos, capacidad de direccionamiento.

Modo Protegido : Descripción de un sistema Multitarea.

Modo 64 bits: Extensión del modelo de programación, y modificaciones al modo protegido de 32 bits

Memoria virtual: Concepto, sistema genérico de memoria virtual, descripción de los recursos de los procesadores 80386 y posteriores para el manejo de la memoria Virtual.

**Gestión de memoria:** Paginación y Segmentación.

Segmentación en Modo Protegido: Descriptores de Segmento, Segmentos de código, segmentos de datos, Segmentos de Pila, y Segmentos de Sistema, en Modo Protegido:

Atributos distintivos para cada uno. Tablas de descriptores Global y Local: Acceso, Técnicas de Inicialización reducida a Modo Flat, y Contenido.

Paginación: Concepto de Páginas: Ventajas de la paginación en la gestión de Memoria Virtual, Descriptores de Página, Estructura y Acceso, Directorio de Tablas de Páginas, Tablas de Páginas, Contenido y Acceso, Descripción de los recursos del Procesador dedicados al manejo de la Paginación.

## Modos de Paginación Extendidos de la arquitectura IA-32

Manejo de Páginas y Segmentos en el modo 64 bits.

Ventajas de cada técnica para los diferentes aspectos del manejo de la memoria RAM del sistema.

**Conmutación de tareas:** Recursos dedicados por el procesador, Concepto de estado de tarea. Segmento de Estado de Tarea, Técnicas de Conmutación de Tareas.

**Sistema de Protección:** Niveles de Privilegio, Reglas de Acceso a los Segmentos. Cambios de nivel de privilegio: en 32 y 64 bits. . Mecanismos de Protección para evitar el “Escenario del Caballo de Troya”. Instrucciones Privilegiadas y Protegidas.

**Manejo de Interrupciones :** Interrupciones y Excepciones. Concepto de Excepción.

Aplicación de las excepciones. Descriptores de Interrupción, y de Excepción. Tablas de descriptores de Interrupción. Inicialización, Recursos del procesador para su manejo.

Interrupciones en Modo 64 bits: Particularidades.

Pasos a seguir para inicializar un sistema basado en un procesador 80386 y posteriores en el Modo Protegido y de allí a Modo 64 bits. Caso de aplicación PC IBM compatible.

Ejemplos de pasaje al modo protegido en una PC, manejo de interrupciones en modo protegido y conmutación de tareas, cambios de niveles de privilegio. Conceptos de programación Modo Kernel aplicables en las unidades siguientes.

Desarrollo de aplicaciones haciendo uso de las capacidades de los procesadores IA-32 e Intel®64 y posteriores con interfaz de usuario en modo texto, combinando lenguajes C y Assembler.

**Optimización y Performance.** Uso de recursos avanzados para registro de eventos. Técnicas de profiling de aplicaciones. Acceso a los registros de performance, para la medición de los tiempos de ejecución, uso del cache, medición de la temperatura del procesador y demás recursos de utilidad para medición de la performance de uso del sistema. Lineamientos para su optimización.

Sistemas Multiprocesador. Organización de los sistemas SMP a nivel de Hardware. Protocolos de inicialización de un sistema Multi Procesador.

Recursos asociados a Multiprocesamiento: El APIC. Local Apic e IO/APIC, funcionamiento, descripción, activación, inicialización y manejo de mensajes entre procesadores. Diseño de un scheduler de tareas para sistemas Multiprocesador.

### **Procesamiento Digital de Señales**

#### **Concepto de DSP.**

Características de los algoritmos de Procesamiento de Señales. Aplicación del análisis discreto de Fourier a partir de señales digitalizadas. Explicación de la arquitectura que se necesita para lograr el procesamiento de estos algoritmos en tiempo real.

#### **Modelo SIMD.**

Funcionamiento. Su derivación del modelo VLIW.

Aplicaciones de Filtrado de audio y señales cardiovasculares. Efectos de sonido sobre señales de audio.

Convolución en señales

#### **Procesamiento de imágenes.**

Representación de imágenes digitalizadas. Algoritmos de detección de bordes, morfologías, filtrado y detección de patrones en Imágenes

Convolución 2D

#### **Extensiones de la IA-32 para procesamiento multimedia de señales:**

Extensiones MMX, SSE, SSE2, SSE3, 3DNow!. Ejemplos de aplicación en el procesamiento digital de señales.

### **Necesidad de un sistema operativo.**

Concepto y Funciones de un Sistema Operativo.

Arquitectura genérica de un Sistema Operativo: Device Drivers, Kernel, e Interfaz de Usuario, Mecanismos de acceso al Kernel desde las aplicaciones: System Calls, o APIs. Recursos de los procesadores IA-32 e Intel®64 descritos en la Unidad 2 que se utilizan para implementar estas funciones.

Descripción de la arquitectura UNIX y su evolución en versiones comerciales y científicas (BSD Berkeley Software Distribution). Standard POSIX: Su Aplicación en Linux

Linux:

Principales servicios para manejo de recursos. Gestión de los recursos: Gestión de la memoria, Gestión de los dispositivos de Entrada Salida, Gestión de Usuarios (permisos).

Gestión de procesos, su identificación, parentesco entre procesos, ejecución en múltiples hilos (multithreading): implementación mediante fork ( ) y threads. Gestión de memoria, manejo de dispositivos de Entrada Salida de carácter o de bloque. Manejo de la consola.

Mecanismos de comunicación inter procesos (IPC): Señales: Uso y ejemplos de aplicación.

Pipes, y Named Pipes: diferencias entre ambos: conveniencia de su aplicación de acuerdo al caso.

File locking: Ejemplos de aplicación. IPC's System V: Colas de mensajes, semáforos, y Shared Memory. Similitudes y diferencias. Áreas de aplicación para cada uno, visualización de su estado desde el shell. Ejemplos de aplicación.

Manejo de demoras. Concepto de bloqueo de procesos. Aplicaciones utilizando el concepto de lightweight programming.

Acceso a recursos bloqueantes. Técnicas y herramientas para manejar el acceso concurrente a recursos bloqueantes. Manejo de bloqueos y esperas. Espera de múltiples eventos función select ( ).

Versiones standard y embedded. Criterios para el desarrollo de aplicaciones portables entre las diferentes implementaciones.

Criterios para el desarrollo de Devices Drivers. Entornos de programación. Herramientas de desarrollo. Ejemplos prácticos de aplicación: Desarrollo de un driver completo : Implementación práctica de sus principales funciones. Uso de dispositivos en Linux para el procesamiento digital de señales: Desarrollo de aplicaciones de procesamiento de audio en tiempo real.

### **Sistemas de Redes.**

Introducción a los sistemas de Comunicaciones de Datos. Principios Básicos. Entorno distribuido. Modelo Cliente-Servidor (Client-Server). Modelo ISO-OSI.

Modelos LAN y WAN. LANs Standards.

Standards de capa 2:

Ethernet (IEEE 802.3), principales características Estructura del frame Ethernet. Dirección MAC. Colisiones: tratamiento. Tamaño del paquete. Diferentes adaptadores. Métodos de Control de Transmisión y Acceso al medio físico.

Protocolos de comunicación en capa 3 y 4:

TCP/IP Esquema de Addressing, Paquetes, Protocolos. Formato de una Dirección IP. Asignación de una Dirección IP a los Nodos de la Red. Mapeo de la Dirección IP a la Dirección MAC.

Resolución de dirección de enlace (física para la determinación de un nodo a nivel de capa 2: Protocolo ARP.

Búsqueda y Utilización de Servicios en la Red. TCP y UDP. Naming y Addressing en TCP/IP.

Concepto de port. Relación con el proceso que implementa el servicio. Registro de los servicios en el sistema operativo. Archivos de configuración para resolver servicios. Well known ports.

Concepto y descripción de los principales ports. Técnicas de programación: Llamadas standard al sistema operativo y estructuras auxiliares de uso en la determinación de los puertos. Uso de funciones para conversión de formatos network a string, o byte order. Ejemplos de aplicación

Sockets: Técnicas y funciones de programación de aplicaciones que se intercomunican a través de una red de datos. Desarrollo de aplicaciones servidores concurrentes. Interacción del stack TCP/IP con el sistema Operativo.

### **Distribución de carga horaria entre actividades teóricas y prácticas**

Tipo de actividad	Carga horaria total en hs. reloj	Carga horaria total en hs. cátedra
Teórica	51	64
Formación Práctica	77	96
Formación experimental	26	32
Resolución de problemas	13	16
Proyectos y diseño	38	48
Práctica supervisada	-	-

## ESTRATEGIAS METODOLÓGICAS

- Modalidades de enseñanza empleadas según tipo de actividad (teórica-práctica)

En virtud de ser una asignatura de Tecnología aplicada, se considera fundamental la producción de actividades prácticas que propendan a:

- Articular el contenido propio de manera armónica con los contenidos de las asignaturas del 5to. Nivel del plan de estudios (Integración Horizontal), a efectos de brindar a los alumnos una visión mayor de las perspectivas de aplicación de las tecnologías digitales de alta prestación en otras áreas de la ingeniería Electrónica cuyos contenidos son compatibles con ésta asignatura para la implementación de proyectos de espectro mas amplio.
- Articular el contenido propio con el contenido de las asignaturas relacionadas de los niveles previos y que sirven como base para sustentar los conceptos fundamentales de esta asignatura.
- Interrelacionar los conceptos que componen las diferentes unidades temáticas, a efectos de exponerlos de manera ordenada y que el alumno perciba la conexión entre los diferentes temas de la asignatura.
- Actualizar los temas que integran el plan analítico a fin de asegurar a los alumnos que a la hora de aplicar los conocimientos encuentren en el terreno los equipos y dispositivos vistos en clase. Este es uno de los puntos de mayor exigencia dado el vertiginoso avance de la tecnología en los temas que impone el programa sintético sobre el que se construye la materia.
- Lograr que el alumno desarrolle las habilidades que le permitan aplicar en forma efectiva esos contenidos, articulándolos en forma horizontal y vertical.

- Recursos didácticos para el desarrollo de las distintas actividades (guías, esquemas, lecturas previas, computadoras, software, otros)

La Cátedra aporta a la wiki accesible para los alumnos del Departamento de Electrónica en donde se escriben y actualizan tutoriales para instalación herramientas de software.

La Cátedra publica una guía completa de trabajos prácticos con tiras de problemas a resolver, y prácticas guiadas.

La asignatura se dicta en modalidad taller de aplicación con computadores equipados con S.O. Linux, para visualizar resultados a medida que se avanza en los temas.

Algunos de los temas de Procesamiento digital de señales se modelizan con matlab.

## EVALUACIÓN

### Modalidad

Para firmar los Trabajos Prácticos de la asignatura, el alumno debe demostrar haber adquirido los conocimientos requeridos, los criterios de resolución de problemas de Ingeniería utilizando las herramientas de desarrollo que permiten llevar a la práctica los contenidos específicos de la asignatura.

Debe además demostrar capacidad de combinar los contenidos y criterios de resolución adquiridos, con los propios de las asignaturas relacionadas del diseño curricular.

Estas condiciones serán chequeadas por el cuerpo docente en cuatro hitos:

- Primer Parcial al fin del primer cuatrimestre.
- Segundo Parcial al fin del segundo cuatrimestre
- Resolución correcta de al menos el 80% de los ejercicios obligatorios de la Guía de TP de la asignatura.
- En reemplazo del tercer parcial se requiere la presentación de un prototipo en condiciones de funcionamiento conformes a especificación, junto con la documentación correspondiente, producto de un Proyecto Anual integrador.

Exámenes parciales:

Los exámenes parciales están conformados por dos secciones:

- Sección Práctica: Un problema de aplicación resuelto en modalidad no presencial, basado en un caso concreto de Ingeniería para resolver con las herramientas de desarrollo de software y con los elementos circuitales tratados en el cuatrimestre.
  - Objetivos:
    - Verificar la capacidad del alumno de aplicar en forma efectiva los contenidos vistos durante el cuatrimestre en la resolución de un caso concreto de Ingeniería.
    - Cuantificar la aplicación correcta y efectiva de los conocimientos adquiridos.
    - Determinar el grado de valor propio puesto en la resolución. Los temas se elaboran como casos de Ingeniería con varias opciones posibles de resolución. Se valora la aplicación de la solución más efectiva para el problema planteado.
  - *Modalidad: La parte práctica debe ser desarrollada por el alumno en un computador y debe necesariamente ser de su autoría. Al no ser presencial se debe asegurar que hay sido resuelto por el alumno. Para tal fin las estadísticas de actividad en el SVN se revisarán muy detenidamente viendo las evoluciones de las versiones subidas, y en el examen teórico se efectuarán preguntas cruzadas con el problema del parcial. Los casos de duda se resolverán con coloquios como los que se emplean en la misma situación de los Trabajos Prácticos.*
- Sección Teórica: Contenidos vistos en la teoría, a desarrollar de manera concreta y con la mayor profundidad posible, y/o casos teóricos de aplicación para responder de manera conceptual en los que se espera observar la utilización de los conceptos teóricos en el planteo de un diseño o en el análisis de una situación determinada.
  - Objetivo: Corroborar que los conceptos necesarios para resolver problemas de Ingeniería basados en los temas que componen el programa de la materia han sido suficientemente asimilados por el alumno.
  - Duración: *120 minutos*. Se resuelve sin ningún tipo de material auxiliar. Solo las hojas en blanco y los conocimientos adquiridos.

**Para aprobar el parcial deben estar aprobados ambos entragables: Teórico y Práctico. La calificación es el promedio de ambas.**

Los parciales así como sus instancias de recuperación se toman el mismo día para todos los cursos, con un mismo tema, y cada parcial es corregido por tres docentes; el profesor del curso y otros dos docentes de otros cursos. De este modo se asegura:

- Uniformidad en el criterio de evaluación para todos los alumnos independientemente del curso al que pertenezcan
- Uniformidad en el criterio de calificación para todos los alumnos independientemente del curso en que se hayan anotado.
- Igualdad de condiciones en el examen final para cualquier alumno, ya que han recibido los mismos

contenidos, han sido evaluados con el mismo examen y por consecuencia con el mismo grado de dificultad y han sido evaluados con el mismo criterio.

La guía de Trabajos Prácticos será única para todos los cursos de modo de garantizar la coherencia de objetivos y ejercitación para todos los alumnos.

- Se trabaja en base a una guía de Trabajos Prácticos elaborada en conjunto por los docentes de la cátedra.
- Se establecen los problemas a resolver de acuerdo con la metodología de complejidad gradualmente creciente, partiendo de problemas muy simples los cuales evolucionan hasta llegar a cubrir las complejidades acordes con el temario de la asignatura.
- En la guía se selecciona un subconjunto de trabajos prácticos de entrega obligatoria, que son los que deberán ser presentados **sin excepciones** por parte de los alumnos, en las fechas estipuladas. **Cada alumno de este modo entrega tres prácticas individuales por cuatrimestre obligatorias, en formato electrónico, por medio del SVN antes mencionado.**
  - **Se evalúa la estadística de trabajo del alumno y en caso en que el profesor o los ayudantes lo consideren necesario, se mantendrá con el alumno un breve coloquio, suficiente como para saber si el alumno es el autor o no del entregable por ser estos en formato electrónico y resueltos parcial o totalmente en modalidad no presencial.**
  - **El Trabajo Práctico se considerará aprobado cuando el modelo presentado funcione de acuerdo con lo requerido en su enunciado, y los docentes hayan evaluado a satisfacción la actuación del alumno mediante los mecanismos citados en el ítem inmediato anterior.**
- Si no funciona en la fecha límite de presentación se iniciará un proceso de revisión por parte del ayudante de Trabajos Prácticos del curso, para orientar al alumno en la corrección de los eventuales errores que tenga, y se intensificará para esos alumnos el seguimiento en el SVN.
- En el caso de los problemas de software, se requiere los programas fuente que lo componen, y el *makefile* o las instrucciones para su compilación, para verificar a través de su ejecución el funcionamiento de acuerdo a lo requerido.

Cada alumno deberá presentar en forma individual o grupal aquellos Ejercicios de la guía que lleven la indicación “entrega obligatoria” en la tabla resumen que se detalla en la guía mencionada.

La entrega del ejercicio deberá efectuarse en las fechas estipuladas por los ayudantes. La no entrega de un ejercicio de entrega obligatoria en dicha fecha equivale a considerar al alumno (o grupo según corresponda) **Ausente**, y por ende reprobado en ese trabajo práctico.

De acuerdo con el reglamento de estudios vigente en la Universidad, la firma de Trabajos Prácticos requiere el 80% de los Trabajos Prácticos Aprobados. En decir, que se requiere tener aprobados el 80% de los TP's señalados como Obligatorios, para aprobar los Trabajos Prácticos de la asignatura.

Los calendarios de entrega de los prácticos obligatorios estarán diseñados de modo de contar con todos los TP's que entran en cada parcial resueltos por los alumnos **antes de dicho examen**, de modo que los docentes puedan dar la devolución con las correcciones de los errores detectados. Esto apunta a asegurar la correcta preparación de los alumnos para el examen parcial.

Los programas de aplicación requeridos en los Trabajos Prácticos, requieren como condición de presentación:

- *Los diferentes archivos fuente en soporte magnético. La entrega deberá realizarse mediante el SVN instalado a tal efecto. Al cierre de la fecha de vencimiento los docentes auxiliares bajarán los contenidos de las carpetas y tomarán su contenido como entrega. Si el alumno, fue subiendo diferentes versiones hasta la versión final con antelación a la fecha de vencimiento del TP, el repositorio contendrá la versión definitiva cuyo funcionamiento se corroborará de acuerdo a lo requerido en el enunciado. En caso de disponerse a la fecha de una implementación incompleta del TP, o completa pero que no compila o no funciona, el alumno deberá incluir un archivo README en el que se detallen los faltantes o errores detectados. Los docentes en función del grado de completitud y de la actividad registrada por el alumno en el SVN en el período correspondiente a dicho TP, evaluarán si corresponde considerarlo ausente o si en cambio ingresa en el circuito de correcciones menores y seguimiento previsto.*

Además el estilo de programación debe cumplir con las que se consideran en cualquier entorno profesional

“best practices”, a saber:

- Los archivos fuente deben tener en todos los casos los comentarios necesarios para clarificar su lectura, y un comentario por cada subrutina / función, con la descripción de la operación que realiza, los parámetros que espera como entrada, y en que forma y donde entrega sus resultados.
- Como encabezado del programa, debe haber un comentario que explique claramente que hace el mismo, y las instrucciones detalladas (comandos) para su compilación y linkeo.

Para los prácticos de hardware, los circuitos deben estar realizados en ORCAD, Protel, o cualquier herramienta similar, y su presentación se requiere en medio magnético, e impreso en papel.

#### Requisitos de regularidad

Aprobar los dos parciales, resolver y aprobar el 80% de la guía de Trabajos Prácticos obligatorios, y presentar y aprobar un proyecto relacionado con los contenidos de la asignatura en condiciones de funcionamiento.

#### Requisitos de aprobación

Para aprobar la asignatura quienes no logren la promoción durante la cursada, deberán rendir un examen final escrito teórico práctico

#### Régimen de promoción

De acuerdo a la Resolución del Consejo Académico N°132/07 la asignatura ha sido incluida a propuesta de su Cátedra en el régimen de promoción de acuerdo a lo establecido por la Ordenanza 403/09 del CS, que flexibiliza a la Ordenanza 643.

En tal sentido los alumnos que obtengan las calificaciones mínimas en las instancias de evaluación parcial especificadas en al ordenanza, y completen el trabajo integrador con el proyecto anual promocionarán la asignatura, llevando en el examen final el promedio de las calificaciones obtenidas.

En base a la reciente modificación del régimen de promoción, que establece la posibilidad de recuperar uno de los parciales en caso de haberse aprobado y no contar con la calificación suficiente, se destinará una única fecha de recuperación en la semana destinada para recuperatorios del mes de Diciembre de acuerdo al calendario académico vigente.

El único listado de alumnos promocionantes se solicitará a la Sub-Secretaría de Gestión Académica, en el mes de Diciembre luego de la instancia de recuperación antes mencionada.

En dicho listado se asentará sin excepciones a quienes hayan aprobado los dos parciales con nota suficiente de acuerdo a lo establecido en la reglamentación, y hayan entregado en condiciones de funcionamiento pleno el proyecto anual, y éste haya sido aceptado por los docentes del curso.

Quienes a esa fecha no cumplan este requisito continuarán el proceso para firmar la asignatura y rendir el examen final.

### **Articulación Horizontal y Vertical con otras materias**

Articulación Horizontal.

Se realizan reuniones específicas con los directores de Cátedra de las asignaturas del 5º Nivel para analizar la aplicación en Técnicas Digitales III en casos de ingeniería que incluyan contenidos de las restantes asignaturas. Se analizan aplicaciones en el proyecto de clase que incluyan cuestiones planteadas en las restantes asignaturas del mismo nivel, o realizar algún tipo de análisis de los resultados del proyecto desde la óptica de otras asignaturas.

Articulación Vertical

Se realizan al menos dos reuniones de Area al año. Objetivos:

- Coordinar la interrelación de los contenidos de las diferentes asignaturas.
- Trabajo conjunto en la elaboración de un hilo conductor para los contenidos de las diferentes materias del área que responda a los requerimientos que el mercado laboral exige a un Ingeniero, en el área de Electrónica Digital.
- Trabajo conjunto permanente en la actualización de los contenidos de acuerdo a los constantes avances de la tecnología.

### **CRONOGRAMA ESTIMADO DE CLASES**



<b>Unidad Temática</b>	<b>Duración en hs cátedra</b>
Arquitectura de la PC	40
Procesadores de 32 bits	48
Procesamiento Digital de Señales	20
Redes de Datos y Protocolos	16
Instrumentación Digital.	4

### **BIBLIOGRAFÍA OBLIGATORIA**

D. Bovet, M.Cesati. Understanding the Linux Kernel 3rd. Edition. Ed. O'Reilly.

A. Rubini. Linux Device Drivers 3er. Edition. Ed. O'Reilly.

R. Stevens (1994). TCP/IP Illustrated, Volume 1 (The Protocols). Ed. Addison Wesley (Professional Computing Series)

D. Comer. Internetworking with TCP/IP. Vol I. 4th. Edición. Ed. Prentice Hall.

D.Comer, D. Stevens (2000). Internetworking with TCP/IP. Volume III. Ed. Prentice Hall.

Intel. Intel® 64 and IA-32 Architectures Software Developer's Manual: Vol I. Basic Architecture. Disponible en <http://www.intel.com/products/processor/manuals/index.htm>

Intel. Intel® 64 and IA-32 Architectures Software Developer's Manual: Vol 2A. Instruction Set Reference Manual A-M. Disponible en <http://www.intel.com/products/processor/manuals/index.htm>

Intel. Intel® 64 and IA-32 Architectures Software Developer's Manual: Vol 2B. Instruction Set Reference Manual N-Z. Disponible en <http://www.intel.com/products/processor/manuals/index.htm>

Intel. Intel® 64 and IA-32 Architectures Software Developer's Manual: Vol 3. System Programming Guide. Disponible en <http://www.intel.com/products/processor/manuals/index.htm>

Intel. Intel® 64 and IA-32 Architectures Optimization Reference Manual. Disponible en <http://www.intel.com/products/processor/manuals/index.htm>

The Netwide Assembler NASM

Disponible en <http://www.nasm.us/doc/>

GNU Make Manual . Free Software Foundation. Last updated April 01, 2006

Disponible en <http://www.gnu.org/software/make/manual/make.pdf>

Using the GNU Compiler Collection. For gcc version 4.3.3. Richard M. Stallman and the Developer Community

Disponible en <http://gcc.gnu.org/onlinedocs/gcc-4.3.3/gcc.pdf>

Debugging with DDD (Data Display Debugger v 3.3). User's Guide and Reference Manual. First Edition, for DDD Version 3.3.9. Last updated 15 January, 2004 . Disponible en

<http://www.gnu.org/manual/ddd/pdf/ddd.pdf>

### **Bibliografía Complementaria**

M Tischer (1996). PC Intern. Ed. Abacus.

M.J. Bach (1986). The Design of the Unix Operating System. Ed. Prentice Hall Software series.

R. Stevens (2003). UNIX Network Programming, Volume 1: The Sockets Networking API. 3<sup>rd</sup>. Edition. Ed. Addison Wesley (Professional Computing Series)

R. Stevens. UNIX Network Programming, Volume 2: Interprocess Communications. 2<sup>nd</sup> Edition. Ed. Addison Wesley (Professional Computing Series)