



Apellido y Nombres	Legajo	Calificación

1. Considerar el sistema de administración de memoria de un procesador IA-32.
 - a) Identifique los tres tipos de dirección que maneja el procesador.
 - b) Explique que valores deben estar contenidos por cuales estructuras de datos, si el procesador trabaja con un modelo FLAT de 4Gbytes, para que cuando el par de registros DS:ESI contenga 0x23:0x100047, se acceda a la posición de la memoria RAM del sistema dada por 0x56E00047.
 - c) Si el código que accede a esa posición de la memoria tiene CPL=11.¿Cuales son los valores de los atributos de las diferentes estructuras de datos de administración de memoria para que no se produzca una excepción #GP?
2. Escriba un código capaz de crear procesos childs por cada pedido de conexión, desde el port TCP 5534. Cada child se reemplazará por el comando que le llegue desde el port TCP mencionado desde un cliente remoto. El child debe resolver el comando recibido reemplazando su código y datos por el del comando solicitado utilizando la syscall adecuada. Por otra parte el comando **ps** lo debe encontrar con su PID pero no con su nombre original, sino con el nombre del comando que o reemplazó al que se le concatena el el posfijo **[R]** para que al observar la lista de procesos se detecte el comando como remoto. Esto es: si se recibe por el port TCP el comando **ls**, al ejecutarse, la lista de procesos lo debe mostrar como **ls[R]**. La respuesta al comando se devuelve al cliente remoto por el port TCP.
No deben quedar procesos zombies. La cantidad máxima de de procesos child que puedan ejecutarse simultáneamente es por default 30.
3. Arquitectura de procesadores Explicar como se resuelve la coherencia de un sistema de memoria caché cuando se tiene un sistema con mas de un procesador. Explicar detalladamente cuales son las políticas de escritura, los recursos de arquitectura que se deben emplear y como se sincronizan los caches de los diferentes procesadores con la memoria principal .