

Presentación

- **Docentes:**

Profesor: Ing. Marcelo E. Romeo
meromeo@frba.utn.edu.ar

Ayudante: Ing. Susana Canel
susanacanel@gmail.com

- **Horario: Martes de 8.30 a 12.30**

- **TDII_4R01-subscribe@gruposyahoo.com.ar**

Presentación

- **Reglamento de Trabajos Prácticos**

- **Programa y Bibliografía**

- **Metodología - Proyectos**

Importante

**Los Parciales NO
se preparan en
una semana**

Técnicas Digitales II - 4R01

3

Algunos temas a repasar

- PALs
- Decodificadores
- Buffers
- Latches
- Buses
- Interfaz serie 16550
- Temporizador 8254

Técnicas Digitales II - 4R01

4

Introducción

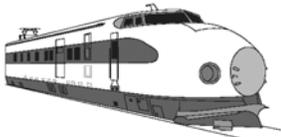
- 1. Planteo General.
- 2. Introducción.
 - 2.1 Lógica cableada vs. Lógica programada
 - Una unidad central de proceso o microprocesador
 - Circuitos de comunicación con el mundo exterior o interfaces
 - Una memoria semiconductora

Técnicas Digitales II - 4R01

5

Objetivo de la Asignatura

- Sistemas Dedicados



Técnicas Digitales II - 4R01

6

Clasificación de las computadoras

- **Tamaño y prestaciones**

- Grandes computadoras
- Mini-computadoras
- Microcomputadoras Personales
- Microcomputadoras hogareñas



Técnicas Digitales II - 4R01

7

Clasificación de las computadoras

- **Conectividad y usuarios**
 - Computadoras Monousuario
 - Computadoras Multiusuario
 - Redes de computadoras
 - Servidor centralizado
 - Vinculación horizontal (peer - to - peer)

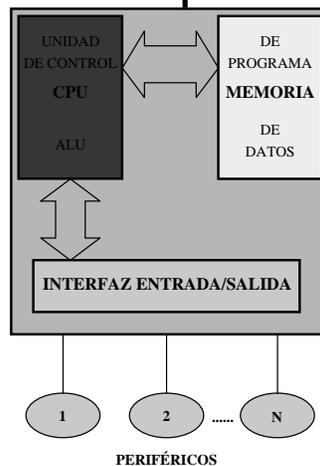
Técnicas Digitales II - 4R01

8

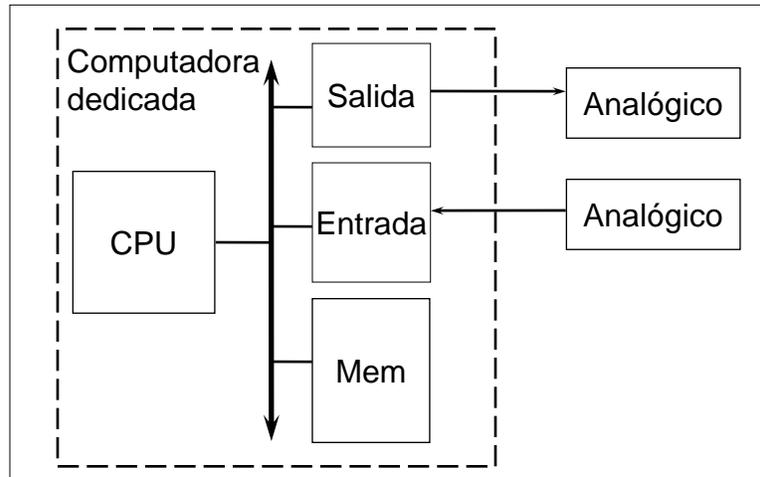
Clasificación de las computadoras

- Complejidad de su repertorio de instrucciones
 - Computadoras CISC
 - Computadoras RISC

Estructura básica de una microcomputadora



Microcomputadora Dedicada



Técnicas Digitales II - 4R01

11

Distintos tipos

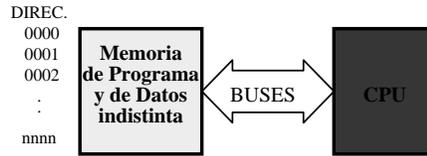
- **Microprocesador:** Solo tiene las unidades de ejecución y control, registros y ALU
- **Microcontrolador:** Además incluye internamente interfaces de E/S y Memoria (opcionalmente, conversores, PLLs, etc.). Distintos tipos y potencias de procesamiento
- **Procesador Digital de Señales (DSP):** Microprocesador optimizado para trabajar en tiempo real

Técnicas Digitales II - 4R01

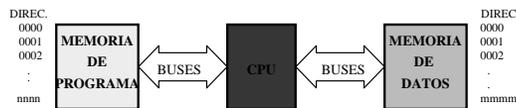
12

Arquitecturas de las computadoras

- Arquitectura Von Neumann



- Arquitectura Harvard

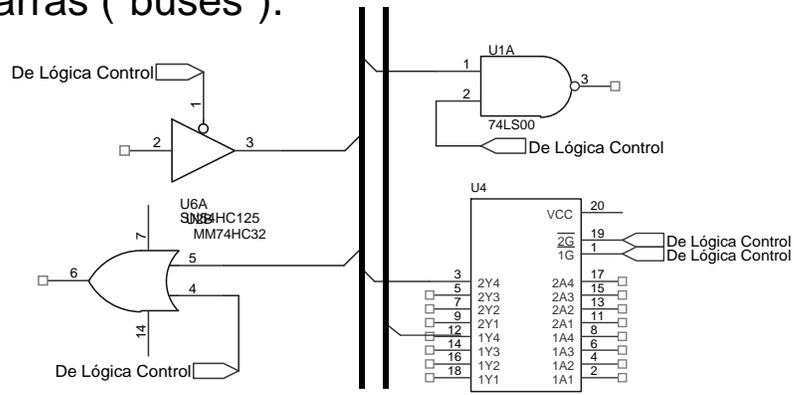


Técnicas Digitales II - 4R01

13

Arquitecturas de las computadoras

Barras ("buses").



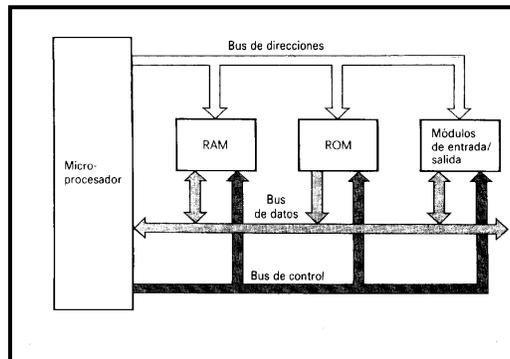
Técnicas Digitales II - 4R01

MM74HC244

14

Arquitecturas de las computadoras

Barras ("buses").



Técnicas Digitales II - 4R01

15

Arquitecturas de las computadoras

Barras ("buses").

- **BARRA DE DIRECCIONES**
- **BARRA DE DATOS**
- **BARRA DE CONTROL**

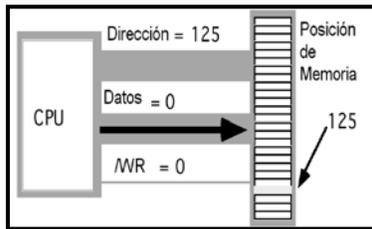
Técnicas Digitales II - 4R01

16

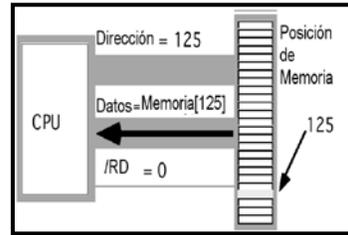
Arquitecturas de las computadoras

Barras ("buses").

- Escritura



- Lectura

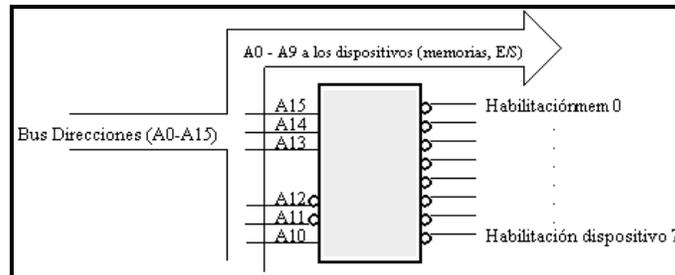


Técnicas Digitales II - 4R01

17

Decodificación

- Decodificación completa

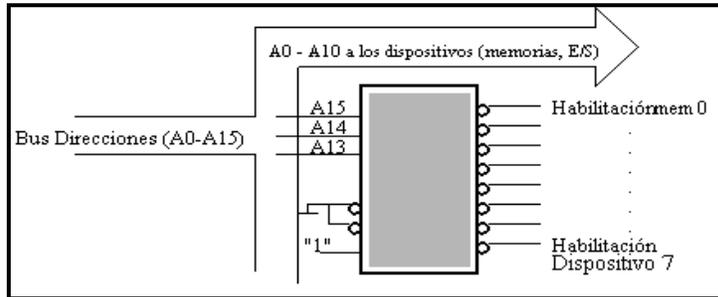


Técnicas Digitales II - 4R01

18

Decodificación

- Decodificación incompleta o parcial



Decodificación

- Decodificación incompleta o parcial

A15	A14	A13	A12	A11	A10	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0
0	0	0	X	X	0	0	0	0	0	0	0	0	0	0	0
0	0	0	X	X	1	1	1	1	1	1	1	1	1	1	1

Combinación	Bus de direcciones	Hexa
Combinación 1	000 00 000000000000	0000H
Combinación 2	000 01 000000000000	0800H
Combinación 3	000 10 000000000000	1000H
Combinación 4	000 11 000000000000	1800H

Principales características de las computadoras

- Longitud de la palabra de instrucción
- Extensión de la barra de direcciones

Cantidad de direcciones en la palabra de instrucción

4 Direcciones

CÓDIGO DE OPERACIÓN	DIRECCIÓN 1º OPERANDO	DIRECCIÓN 2º OPERANDO	DIRECCIÓN RESULTADO	DIRECCIÓN PROX. INST.
---------------------	-----------------------	-----------------------	---------------------	-----------------------

Cantidad de direcciones en la palabra de instrucción

3 Direcciones

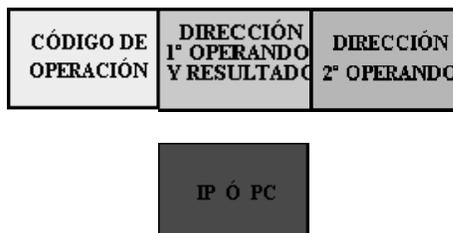


Técnicas Digitales II - 4R01

23

Cantidad de direcciones en la palabra de instrucción

2 Direcciones

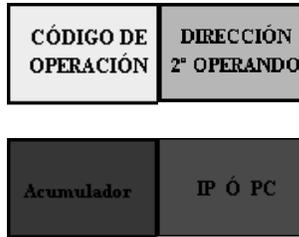


Técnicas Digitales II - 4R01

24

Cantidad de direcciones en la palabra de instrucción

1 Dirección



Uso del Acumulador

- Cargar el operando R al acumulador:

$$(Acc) \leftarrow (R)$$

- Realizar la operación suma.

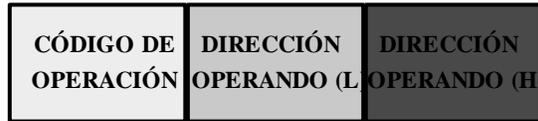
$$(Acc) \leftarrow (Acc.) + (S)$$

- Guardar el resultado en T.

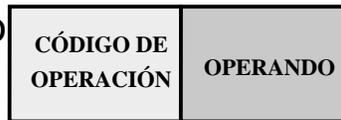
$$(T) \leftarrow (Acc.)$$

Modos de direccionamiento fundamentales

- Directo



- Inmediato



- Implícito



Técnicas Digitales II - 4R01

27

Otros modos de direccionamiento

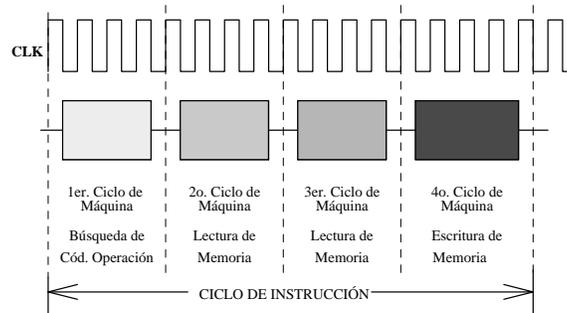
- Registro
 - MOV R1,R2
- Registro Indirecto
 - MOV A, [R1]
 - MOV A, @R1
- Relativo
 - SJMP ALLA ; 8 bits
- Indexado
 - MOV A, [TAB_CONV + X]

Técnicas Digitales II - 4R01

28

Ciclos

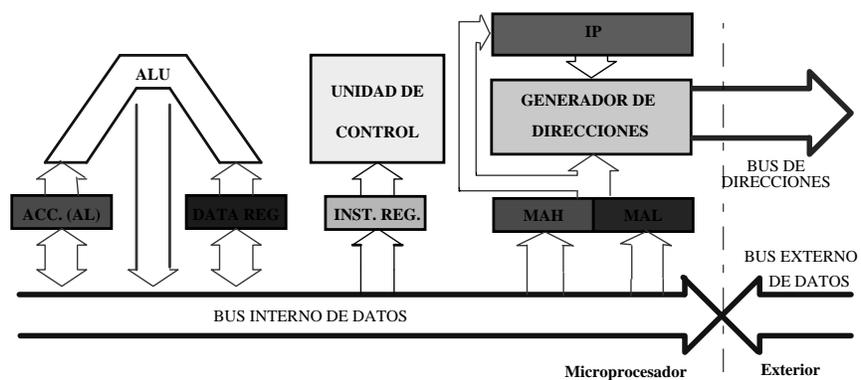
- Ciclo de instrucción
- Ciclo de máquina
- Ciclo de reloj (o estado).



Técnicas Digitales II - 4R01

29

Análisis de la ejecución de un tramo de programa



Técnicas Digitales II - 4R01

30

Análisis de la ejecución de un tramo de programa

Posición de Memoria	Contenido	Nemónico	Comentario
2040H	A0	MOV AL,(1234H)	;Traer a AL el contenido de la posición memoria 1234H
	34		;Parte baja de la dirección
	12		;Parte alta de la dirección
2043H	04	ADD AL,0F6H	;Sumar 0F6H al registro AL
	F6		;Operando a sumar
2045H	72	JC ALFA	.Si hubo acarreo saltar a la etiqueta
	F5		; Parte baja de la dirección ALFA
	23		; Parte alta de la dirección ALFA
2048H	F6	NOT AL	;Complemento a 1 de AL
.....			
23F5 ALFA:			

Análisis de la ejecución de un tramo de programa

- Primera instrucción (MOV AL,1234H)
- Primer ciclo de máquina: Búsqueda de código de operación.
 - (IP) → Bus Direcciones → (2040H) → Bus Datos → A0H → (IR)
 - (IP) ← (IP + 1) (2041H)
- Segundo ciclo de máquina: Lectura de memoria.
 - (IP) → Bus Direcciones → (2041H) → Bus Datos → 34H → (MAL)
 - (IP) ← (IP + 1) (2042H)
- Tercer ciclo de máquina: Lectura de memoria.
 - (IP) → Bus Direcciones → (2042H) → Bus Datos → 12H → (MAH)
 - (IP) ← (IP + 1) (2043H)
- Cuarto ciclo de máquina: Lectura de memoria.
 - (MAR) → Bus Direcciones → (1234H) → Bus Datos → 10H → (AL)

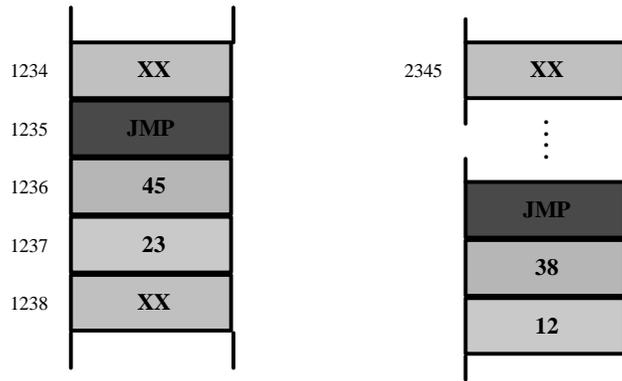
Análisis de la ejecución de un tramo de programa

- Segunda instrucción (ADD AL,0F6H)
 - Primer ciclo de máquina: Búsqueda de código de operación.
 - (IP) → **Bus Direcciones** → (2043H) → **Bus Datos** → 04H → (IR)
 - (IP) ← (IP + 1) (2044H)
 - Segundo ciclo de máquina: Lectura de memoria.
 - (IP) → **Bus Direcciones** → (2044H) → **Bus Datos** → F6H → (Data Register)
 - (IP) ← (IP + 1) (2045H)
 - (AL) ← (AL) + (Data Register) AL = 06 CY = 1

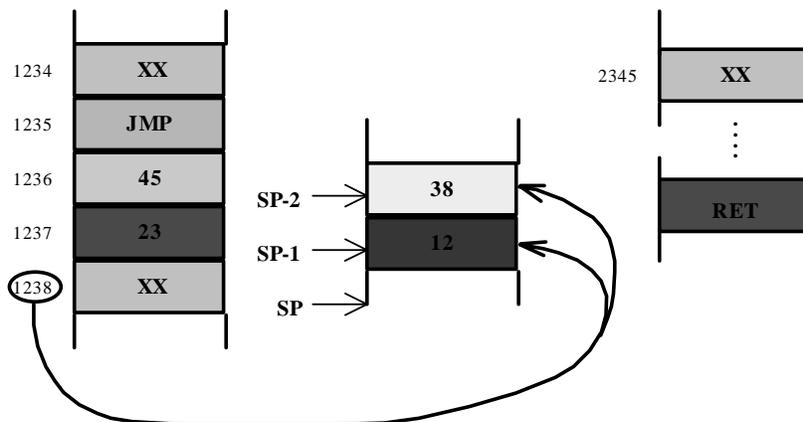
Análisis de la ejecución de un tramo de programa

- Tercera instrucción (JC 23F5H)
 - Primer ciclo de máquina: Búsqueda de código de operación.
 - (IP) → **Bus Direcciones** → (2045H) → **Bus Datos** → 72H → (IR)
 - (IP) ← (IP + 1) (2046H)
 - Segundo ciclo de máquina: Lectura de memoria.
 - (IP) → **Bus Direcciones** → (2046H) → **Bus Datos** → F5H → (MAL)
 - (IP) ← (IP + 1) (2047H)
 - Tercer ciclo de máquina: Lectura de memoria.
 - (IP) → **Bus Direcciones** → (2047H) → **Bus Datos** → 23H → (MAH)
 - (IP) ← (MAR) (23F5H)
 - **Ejercicio.**
 - **Repetir el ejemplo anterior, pero suponiendo que el contenido de la posición de memoria 1234H es 01 H.**

Subprograma



Subprograma



Pila

