



Plan 95 Adecuado

ASIGNATURA: DISPOSITIVOS ELECTRÓNICOS

CÓDIGO: 95-0426

DEPARTAMENTO: ELECTRÓNICA

CLASE: OBLIGATORIA

ÁREA: ELECTRÓNICA

BLOQUE: TECNOLOGÍAS BÁSICAS

NIVEL: 3º

MODALIDAD: CUATRIMESTRAL

CARGA HORARIA TOTAL: HS. RELOJ 120 HS. CÁTEDRA: 160

Fundamentación:

Los contenidos de este curso están orientados a preparar a los estudiantes en comprensión de los mecanismos básicos del funcionamiento de dispositivos semiconductores y su influencia en el rendimiento general de circuitos integrados.

Los requerimientos actuales de la industria microelectrónica requieren que los futuros profesionales estén formados para adaptarse a las continuas innovaciones del sector. Por tal motivo el enfoque de los contenidos están orientados en futuras tecnologías.

A nivel regional, el diseño VLSI resulta una alternativa profesional. Esta materia pretende en este sentido formar profesionales capaces de comprender las bases de los modelos existentes de dispositivos avanzados CMOS.

Objetivos:

- Comprender el funcionamiento de dispositivos modernos MOSFET y Bipolar.
- Comprender como el rendimiento de un dispositivo afecta a circuitos y sistemas.
- Comprender los desafíos del scalling y tecnologías modernas en dispositivos

Programa sintético:

Según Ordenanza 1077/05 del CS:

- a) Física de las Junturas PN graduales.
- b) Diodos de juntura (Zener, túnel, pin, Schottky)
- c) Transistor bipolar: Análisis para señal débil. Análisis para señal fuerte. Análisis en conmutación.
- d) Transistor Schottky.
- e) FET, MOSFET: Análisis para señal débil. Análisis para señal fuerte. Análisis en conmutación. Simetría complementaria.
- f) Multijunturas (SCR, TRIAC, DIAC, etc.)
- g) Optoelectrónica.
- h) Semiconductores ternarios / cuaternarios.
- i) Dispositivos por efectos cuánticos (transistores metálicos, diodos láser, etc.)

Programa analítico:

Primer Parte

Física de los semiconductores

Silicio cristalino, orientación de las obleas, bandas de energía, distribución estadística: Fermi-Dirac, y Maxwell Boltzman. Concentración de portadores. Nivel de Fermi Silicio intrínseco. Silicio tipo-n y -p. Nivel de Fermi para Silicio extrínseco. Dependencia con la temperatura del nivel de Fermi. Semiconductores ternarios / cuaternarios.

Transporte de portadores (componente drift y difusión). Movilidad de portadores. Dependencia de la movilidad con la temperatura. Coeficiente de difusión.

Ecuaciones básicas para la operación de un dispositivo.

Longitud de Debye.

Semiconductores en condición de No-equilibrio

Nivel de inyección de impurezas. Retorno al equilibrio. Decaimiento de portadores inyectados. Fenómeno de generación-recombinación de portadores. Recombinación superficial.

Juntura P-N

Generalidades de la curva I-V. Juntura abrupta y gradual. Condición de Equilibrio: flujo de portadores y distribución de cargas, nivel de Fermi, campo eléctrico y potencial. Ancho de la región desierta y campo máximo.

Conducción inversa: Diagrama de bandas, ancho región desierta y campo eléctrico.

Niveles de Fermi y concentración de portadores.

Componente de corriente de la región de difusión y de la región desierta.

Conducción directa: diagrama de bandas, distribución de portadores. Componente de corriente de la región de difusión y de la región desierta.

Capacidad de la juntura p-n: componente región desierta y difusión. Diodos de juntura (Zener, túnel, pin, Schottky)

Transistor bipolar

Condiciones de polarización. Diagrama de bandas en equilibrio y condición de operación. Ganancia. Componentes de corriente y distribución de portadores.

Polarización activa directa:

Cálculo de las expresiones de corriente (colector, emisor y base) y coeficientes de ganancia. Análisis del dopaje y de las regiones desiertas del dispositivo.

Curvas del transistor.

Polarización activa inversa:

Cálculo de las expresiones de corriente (colector, emisor y base) y coeficientes de ganancia. Análisis del dopaje.

Condición de saturación.

Condiciones de polarización. Calculo de las componentes de corriente. Análisis para señal débil. Análisis para señal fuerte. Análisis en conmutación.

Desarrollo Modelo Ebers-Moll. Modelo simplificado. Desviaciones del comportamiento ideal.

Clases prácticas de laboratorio

En esta primera etapa se realizarán dos trabajos prácticos con el objetivo de que los alumnos comiencen a trabajar con material de laboratorio, realicen simulaciones con el programa spice y se familiaricen con los instrumentos de laboratorio, mediciones, errores, desviaciones, etc. En base a la cantidad de tiempo disponible, pueden hacerse las simulaciones en clase, o entregar el TP1 para que sea hecho fuera del horario de cursado. La idea es usar esquemas básicos, con

semiconductores clásicos y representativos, para simular primero y contrastar con mediciones después, y de esta manera fijar conceptos vistos en clase.

TP1

El objetivo es simular con SPICE todos los circuitos que se usarán en la clase de laboratorio Labo1.

Labo1:

Diodos y Transistores: una práctica en horario áulico completo en laboratorio, dividida en dos partes.

Temas a desarrollar:

Diodo. Curva I-V. Diodo Zener, túnel, pin, y Schottky. Avalancha. Efectos de la temperatura. Capacidad de la Juntura. Respuestas transitorias. Diodos 1N4148, 1N5819, ZV5v6.

Transistor: Curvas características. Ganancia estática de corriente. Amplificación. Efectos de la resistencia de Base y Emisor. Amplificador de una etapa Base y Emisor común. Respuestas Transitorias. Transistores BC547, 549 y/o 550. 2N3055.

Primer Parcial

Segunda Parte

Estructura MOS ideal: 2 clases

Estructura. Distribución de impurezas y regiones de funcionamiento.

Relación de campos en la interfaz Si-SiO₂.

Cálculo del campo electrostático y carga en el semiconductor.

Análisis de la carga en el semiconductor en función del potencial de superficie para cada región de funcionamiento.

Cálculo de Capacidad de la estructura MOS ideal.

Circuito equivalente de capacidad de una estructura MOS ideal.

Capacidad de bandas planas. Obtención de parámetros tecnológicos de una medición de capacidad.

Dependencia con la frecuencia de la capacidad en inversión.

Estructura MOS real: 1 clase

Efecto de la función trabajo del material de puerta (gate).

Carga atrapada en el dieléctrico y estados de interfaz: origen, efecto sobre el potencial de superficie.

Capacidad debida a estados de interfaz.

Dispositivos MOSFET canal largo: 3 clases

Estructura básica del transistor MOSFET.

Potencial en el volumen del dispositivo. Curvaturas de bandas.

Determinación de la densidad de minoritarios en el canal.

Ancho Región desierta en el canal.

Aproximaciones para el cálculo de la corriente de canal en un MOSFET

Integral doble de Pao-Sah

Cálculo de expresión analítica de la corriente de cana para un transistor MOSFET. Análisis de la región lineal y de saturación. Determinación de la tensión de encendido. Análisis para señal débil. Análisis para señal fuerte.

Efecto de estrangulamiento del canal en saturación (efecto pinch-off). Análisis de la carga en el canal y modulación del canal. Estudio del potencial en el canal

Región de sub-encendido (sub-threshold): cálculo de la carga en el canal, dependencia con V_g y V_{ds} .

Expresión analítica de la corriente de sub-threshlod. Pendiente.

Componente de drift y difusión de la corriente de drain.

Efecto body. Sensibilidad con la temperatura

Capacidades intrínsecas del los transistores MOSFET

Efectos de la región desierta del gate.

Dispositivos MOSFET canal corto: 2 clases

Detalle de los efectos de canal corto

Drain-Induced barrier lowering (DIBL)

Ecuación de Poisson y penetración del campo lateral.

Expresión analítica de la tensión de encendido en MOSFET de canal corto.

Efecto de la velocidad de saturación de portadores en el canal.

Modulación del canal en MOSFET de canal corto.

Inversores CMOS: 1 clase

Curva de transferencia. Análisis en conmutación. Simetría complementaria.

Margen de ruido.

Características de switching.

Energía de switching y disipación de potencia.

Trayectoria de los puntos de tensión en un evento de switching.

Memorias- Dispositivos por efectos cuánticos: 3 clases

Estructura básica. Lectura, programación y borrado.

Arquitectura NAND, NOR

Celdas de memorias binarias

Celdas de memoria de multilevel. Concepto de multilevel. Mecanismos de programación y arquitecturas. Dispositivos por efectos cuánticos

Fiabilidad de memorias.

Optoelectrónica. Semiconductores ternarios / cuaternarios.

Clases prácticas de laboratorio

En esta segunda etapa se realizará un trabajo práctico y tres laboratorios con el objetivo de que los alumnos se sumerjan en el mundo VLSI, aprendan terminología de uso y tengan contacto con un software de diseño. Como en la primera etapa, el TP puede desarrollarse en clase, o pedirlo como tarea extra-áulica.

TP2: (1 clase)

El objetivo es la simulación con MINIMOS y/o SPICE de las mediciones realizadas en la clase de laboratorio Labo2.

Labo2: (1 clase)

MOSFET. Curvas características. Transconductancia. Efectos de las capacidades parásitas. Amplificador de una etapa de Fuente y Gate común. Fuente de corriente. Transistores BS170 y/o 2N7000. Transistores de algún proceso Mosis.

Labo3: (1 clase)

Uso de Tanner. Capas. Reglas de diseño. Tecnologías. Layouts de Mosfets, diodos, resistencias, capacitores, en silicio y polisilicio.

Labo4: (1 clase)

Uso de Tanner. Layout de un inversor, compuertas NAND y NOR.

DISTRIBUCIÓN DE CARGA HORARIA ENTRE ACTIVIDADES TEÓRICAS Y PRÁCTICAS

Utilizar como guía de actividades prácticas el instructivo que se copia al pie del cuadro.

Tipo de actividad	Carga horaria total en hs. reloj	Carga horaria total en hs. cátedra
Teórica	88	110
Formación Práctica	40	50
Formación experimental (Lab)	16	20
Resolución de problemas	24	30
Proyectos y diseño		
Práctica supervisada		

Estrategias Metodológicas:

- Modalidades de enseñanza empleadas según tipo de actividad

Clases teórico- prácticas

Clases de laboratorio. Estas incluyen, i-caracterización eléctrica, ii-simulación (MINIMOS y SPICE) y iii- diseño VLSI (Tanner)

Clases de consultas dirigidas principalmente por los ayudantes de la materia.

- Recursos didácticos para el desarrollo de las distintas actividades

Utilización de PC para el dictado de clases de simulación (software MINIMOS) y de diseño de CI (Tanner).

Utilización de presentaciones con proyector para clases.

La cátedra redacta guías de Ej., y trabajos de laboratorio.

Elementos de laboratorio en relación a la caracterización de dispositivos electrónicos

Metodología de Evaluación:

Modalidad

Propuesta de contenidos para las clases teóricas y de laboratorio.

La misma se basa en considerar un total de 28 a 30 clases (margen de 2 clase de acuerdo a los feriados que puedan caer en el calendario) y dos parciales

Primer Parte. (11 clases + 1 Lab + 1TP + 1Parcial)

Segunda Parte. (11 clases + 1TP + 3 Lab + 1 Parcial)

Requisitos de regularidad

Aprobar los exámenes parciales y los informes de laboratorio.

Asistencia del 80% de las clases.

Requisitos de aprobación

Aprobación de dos exámenes parciales, y trabajos prácticos de laboratorio para la firma de la materia.

La aprobación de la materia requiere un examen final.

ARTICULACIÓN HORIZONTAL Y VERTICAL CON OTRAS MATERIAS

Debido a que recientemente los contenidos y organización de la materia fueron actualizados, todavía no se tiene una articulación óptima con el resto de las asignaturas.

En sentido positivo, se destaca la articulación con materias como Tecnología (obligatoria), diseño de microistemas (electiva), y diseño de circuitos VLSI (electiva).

Particularmente se motiva la participación de los alumnos en las actividades de I&D del departamento.

Por otro lado, se está trabajando para articular mejor los contenidos y profundidad con Física electrónica (obligatoria) y Aplicada I (obligatoria).

Periódicamente se participa de reuniones con otros docentes de la materia. En el último tiempo se está trabajando en la unificación de las guías de trabajos prácticos y de laboratorio.

En general el programa de contenidos pretende:

Desarrollar los conceptos fundamentales de la física de dispositivos que tiene fuerte incidencia en el diseño y simulación de tecnología CMOS.

Transmitir los conceptos de simulación y modelización de dispositivos CMOS (usando SPICE y MINIMOS) en base a los conceptos básicos del funcionamiento de los dispositivos.

Introducir al alumno en el diseño CMOS en función del software recientemente adquirido por el departamento.

CRONOGRAMA ESTIMADO DE CLASES

<u>Unidad Temática</u>	<u>Duración en hs cátedra</u>
Física de los semiconductores:	2 clases
Semiconductores en condición de No-equilibrio:	1 clase
Juntura P-N	3 clases
Transistor bipolar:	2 clases
Estructura MOS ideal:	2 clases
Estructura MOS real	1 clase
Dispositivos MOSFET canal largo	3 clases
Dispositivos MOSFET canal corto	2 clases
Memorias	3 clases

Bibliografía:

BIBLIOGRAFÍA OBLIGATORIA:

Yuan Taur, Tak H. Ning. (1998) Fundamentals of Modern VLSI Devices. UK: Cambridge Press

Semiconductor Devices (2nd edition). S.M. Sze. John Wiley & Sons Inc. ISBN-10: 0471333727

E. H. and J. R. Brews. (1980) MOS (Metal Oxide Semiconductor) Physics and Technology. Nicollian. USA: John Wiley & Sons Inc.

Flash Memories Paulo Cappelletti (Editor), Carla Golla (Editor), Piero Olivo (Editor), Enrico Zanoni (Editor). ISBN-10: 0792384873. Netherlands Klumer.

BIBLIOGRAFÍA COMPLEMENTARIA

International Technology Roadmap for Semiconductors (ITRS) (www.itrs.net)

United States Patent and Trademark Office

Narain Arora (2007) Mosfet modeling for VLSI simulation: theory and practice

Singapore: Editorial World Scientific

Pedro Julian (2011) Introducción a la Microelectrónica: Principios, Modelos y Circuitos Digitales CMOS. Bahía Blanca, Buenos Aires. Editorial EdiUNS

Correlativas:

Para cursar:

Cursada: Informática I

Análisis Matemático I

Química General

Aprobada:

Para rendir:

Aprobada: Informática I

Análisis Matemático I

Química General