



Universidad Tecnológica Nacional
Facultad Regional Buenos Aires

Plan 95 Adecuado

ASIGNATURA: INTRODUCCIÓN AL DISEÑO DE VLSI

CODIGO: 95-0415

DEPARTAMENTO: ELECTRÓNICA

CLASE: ELECTIVA DE LA
ESPECIALIDAD

ÁREA:
ELECTRÓNICA

HORAS SEM.: 4 HS.

HORAS / AÑO: 64 HS.

Fundamentación:

El objetivo fundamental de esta materia es introducir los fundamentos básicos de diseño de circuitos integrados analógicos en tecnología CMOS. Se estudian los principios básicos de la tecnología CMOS, modelos, etapas básicas y estructuras de sistemas analógicos. Durante el curso se realiza un proyecto en el cual el alumno debe diseñar, simular y producir un circuito integrado.

Objetivos:

Que los alumnos:
Comprendan la Industria y Procesos de la Microelectrónica.
Conozcan los límites que encuentra la tecnología en el proceso de miniaturización de los Transistores.
Conozcan los elementos básicos de Diseño Analógico de la Microelectrónica.
Conozca la problemática inherente al layout analógico
Conozca los lenguajes del área.

Programa sintético:

- Diseño Analógico y Layout en Microelectrónica
- Amplificadores realimentados en circuitos integrados.
- Amplificadores diferenciales en circuitos integrados.
- Fuentes de corriente en circuitos integrados.
- Respuesta en frecuencia. Limitaciones de funcionamiento.
- Estabilidad y compensación de amplificadores integrados.

Programa analítico:

Unidad 1: Introducción al CMOS: Generalidades y Modelos

Tecnología CMOS

Características constructivas de los transistores NMOS y PMOS

Modelos de DC y pequeña señal. Elementos parásitos. Efectos de segundo orden.

Unidad 2: Fuentes de corriente en circuitos integrados.



Universidad Tecnológica Nacional
Facultad Regional Buenos Aires

Espejo de corriente simple.
Espejo de corriente Cascode, Wilson, Widlar, etc.
Polarización de etapas amplificadoras CMOS.
Sensibilidad a variaciones de tensión, temperatura y parámetros de fabricación.
Referencias de tensión y corriente avanzadas: Conceptos de PTAT, CTAT y referencias “VT” y “Bandgap”.

Unidad 3: Etapas amplificadoras en tecnología CMOS

Monoetapas con transistores MOSFET: Source común, Drain Común y Gate Común. Análisis DC y AC.
Etapas Cascode con transistores MOSFET: Análisis DC y AC.
Amplificadores Diferenciales: Análisis de modo diferencial y modo común, DC y AC
Características de continua y transferencia de par acoplado por source
Carga activa tipo Diode-connected, fuente de corriente y espejo de corriente
Relación de rechazo de modo común
Efectos de los desapareamientos en amplificadores diferenciales
Sensibilidad a variaciones de tensión, temperatura y parámetros de fabricación
Topologías Fully differential y BalUn (Balanced-Unbalanced)
Topologías diferenciales Cascode
Amplificadores de ganancia variable: Celdas de Gilbert

Unidad 4: Respuesta en frecuencia, realimentación y compensación de etapas amplificadoras

Respuesta en frecuencia. Diagramas de Bode. Método de las constantes de tiempo. Asociación de polos con nodos. Efecto Miller.
Respuesta en frecuencia del transistor MOSFET. Elementos parásitos y frecuencia de transición.
Monoetapas con transistores MOSFET: Source común, Drain Común y Gate Común. Respuesta en frecuencia.
Realimentación de tensión y corriente. Muestreo de tensión y corriente. Ejemplos de aplicación. Efectos de carga de la red de realimentación.
Respuesta en frecuencia de multietapas. El amplificador de transconductancia de Miller.
Estabilidad. Margen de Fase y Margen de ganancia. Análisis en el dominio de la frecuencia y en el dominio temporal.
Compensación: Pole splitting o polo dominante, eliminación de ceros del semiplano derecho. SlewRate. Relación ganancia por ancho de banda.
Sensibilidad a variaciones de tensión, temperatura y parámetros de fabricación.

Unidad 5: Fabricación y Layout de Circuitos integrados

Tecnologías de microfabricación. Crecimiento de obleas semiconductoras. Deposición de películas delgadas. Procesos de grabado. Procesos de implantación y difusión de impurezas en el silicio. Fotolitografía. Bonding y encapsulados.
Proceso de fabricación CMOS. Máscaras de fotolitografía. Layout y processflow de la tecnología CMOS. Front End Of Line y Back End Of Line. Asociación de capas de layout a máscaras del proceso.

Unidad 6: Ruido en dispositivos y etapas amplificadoras CMOS

Ruido eléctrico. Definición. Densidad espectral de Potencia. Ruido blanco y Ruido coloreado.
Ruido en dispositivos MOSFET. Ruido Térmico. Ruido de Flicker. Modelos. Impacto de las variables de diseño y de efectos parásitos. Ruido de DC y Telegráfico.
Ruido en etapas amplificadoras. Ruido referido a la entrada. Monoetapas y etapas diferenciales. Carga resistiva y cargas activas.



Estrategias Metodológicas:

Modalidades de enseñanza empleadas según tipo de actividad.

Clases teórico-prácticas. Un trabajo práctico por con informe cada 2 unidades.

Recursos didácticos para el desarrollo de las distintas actividades. Clases teóricas disponibles en pdf.

Bibliografía de referencia y consulta incluidas.

Resolución de ejercicios. Guías de ejercicios para cada unidad.

Software de simulación y diseño profesional.

Trabajo práctico integrador: Diseño completo (esquemático y físico) de un amplificador de transconductancia de Miller.

CRONOGRAMA ESTIMADO DE CLASES

Clase Nº	Actividad
1 (4Hs)	Teórica Unidad 1 - Introducción al CMOS: Generalidades y Modelos Laboratorio: Tutorial Introducción a la simulación en Synopsys CustomDesigner
2 (4Hs)	Teórica Unidad 2 - Fuentes de corriente en circuitos integrados. Laboratorio Trabajo Práctico N°1 – Transistor MOSFET
3 (4Hs)	Teórica Unidad 3 - Etapas amplificadoras en tecnología CMOS. Laboratorio Trabajo Práctico N°2 – Fuentes de Corriente
4 (4Hs)	Laboratorio Trabajos Prácticos N°1 y 2
5 (4Hs)	Teórica Unidad 4 - Respuesta en frecuencia, realimentación y compensación de etapas amplificadoras
6 (4Hs)	Ejercicios Unidades 1 a 4 Laboratorio Trabajo Práctico N°3 – Etapas amplificadoras y respuesta en frecuencia
7 (4Hs)	Teórica Unidad 5 - Fabricación y Layout de Circuitos integrados
8 (4Hs)	Teórica Unidad 6 - Ruido en dispositivos y etapas amplificadoras CMOS
9 (4Hs)	Ejercicios Unidades 5 y 6 Tutoriales Ruido y Layout – Manejo de Herramientas de Diseño y simulación de Synopsys Custom Designer
10 (4Hs)	Trabajo Práctico Integrador
11 (4Hs)	Trabajo Práctico Integrador
12 (4Hs)	1º PARCIAL Integrador
13 (4Hs)	Trabajo Práctico Integrador
14 (4Hs)	Trabajo Práctico Integrador
15 (4Hs)	Trabajo Práctico Integrador
16 (4Hs)	2º Parcial Coloquio: Defensa Trabajo Práctico Integrador

Evaluación:

Modalidad



Universidad Tecnológica Nacional
Facultad Regional Buenos Aires

Parcial teórico-práctico escrito (integrador) oral y escrito.

Requisitos de regularidad

Asistencia al 75% de las clases y entrega en fecha de informes de TP y trabajo final integrador.

Requisitos de aprobación

Aprobación de todos los informes de trabajo práctico.
Aprobación con nota mayor a 6 de examen integrador (oral y escrito)

Requisitos de promoción (Régimen A)

Aprobación de todos los informes de trabajo práctico.
Aprobación con nota mayor a 8 de examen integrador (oral y escrito)

Bibliografía:

BIBLIOGRAFÍA OBLIGATORIA

- B. Razavi, "Design of Analog CMOS Integrated Circuits", McGraw-Hill, 2001
- T.C. Carusone, "D. A. Johns, K. W. Martin, Analog Integrated Circuit Design", 2ed, John Wiley & Sons, 2012.
- P. R. Gray y R. G. Meyer, "Analysis and Design of Analog Integrated Circuits", John Wiley & Sons.
- R. Jacob Baker, Harry W. Li, and David E. Boyce, CMOS Circuit Design, Layout, and Simulation, 2º ed.(Wiley-IEEE Press, 2007).
- Phillip E. Allen, Douglas R. Holberg, and Allen, CMOS Analog Circuit Design, 2º ed. (Oxford University Press, USA, 2002).
- Franco Maloberti, Analog Design for CMOS VLSI Systems, 1º ed. (Springer, 2010).
- Alan Hastings, Art of Analog Layout, The, 2º ed. (Prentice Hall, 2005).
- Dan Clein, CMOS IC Layout: Concepts, Methodologies, and Tools (Newnes, 1999).

Correlativas:

Para cursar:

Cursada: Electrónica Aplicada I



Universidad Tecnológica Nacional
Facultad Regional Buenos Aires

Aprobada:

Para rendir:

Aprobada: Electrónica Aplicada I