

CURRÍCULUM VITAE

1) DATOS PERSONALES

- 1.1 Nombre completo:** Andrés Leonardo DI DONATO
- 1.2 Lugar y fecha de nacimiento:** Ciudad Autónoma de Buenos Aires, Argentina, 24/09/1987
- 1.3 Nacionalidad:** argentina / italiana.
- 1.4 Estado civil:** Casado
- 1.5 Correo electrónico:** adidonato@frba.utn.edu.ar



2) REFERENCIAS ACADÉMICAS

- 2.1 Estudios universitarios:** Ingeniero Electrónico - Universidad Tecnológica Nacional, Facultad Regional Buenos Aires (2007-2013)
 - 2.1.1 Promedio académico/histórico:** 9.05
Distinguido con Medalla de Oro por obtener el mejor promedio general del año 2013 de la UTN FRBA.
- 2.2 Título secundario:** Técnico Electrónico - Colegio Industrial Pío IX (2001-2006)
 - 2.1.2 Promedio de la carrera:** 9.10
- 2.3 Otros certámenes académicos:**
 - 2.3.1** Olimpiada Matemática Ing. Luis A. Huergo. 2000
 - 2.3.2** Olimpiada Matemática Argentina. 2001-2005. Participación en los Certámenes Nacionales de 2003 y 2004. Aprobación del Certamen Nacional 2005.
 - 2.3.3** Olimpiada Matemática Salesiana. 1º Premio Tercer Nivel 2004

3) CONOCIMIENTOS ESPECÍFICOS

3.1 Arquitectura ARM CortexM3/M4:

Desarrollo de aplicaciones con microcontroladores CortexM3 LPC11xx, LPC13xx, LPC17xx de NXP
Desarrollo de aplicaciones utilizando el kernel real-time Free RTOS
Manejo de hardware USB host/device
Utilización SD Card a través de SSP

3.2 Arquitectura Intel:

Desarrollo de aplicaciones en assembly x86 y amd64
Utilización de las extensiones SIMD SSE2 en assembly y C/C++ intrinsics

3.3 Programación en GNU/Linux

Desarrollo de aplicaciones en C/C++
Procesos hijos, aplicaciones de servidor concurrente
IPC System V
Signals
Manejo de Socket TCP/UDP
Linux threads
Utilización de OpenCV para imágenes y Webcams USB
Uso de bash scripts
Uso de make

3.4 FPGA

Utilización de Xilinx ISE para Spartan3 y Spartan6 en Linux, con entorno gráfico y por línea de comando empleando make.
Softcore uBlaze sobre Spartan3 con sistema operativo petalinux (Propietario)

3.5 GPU

Modeo de programación Nvidia CUDA. Desarrollo, optimización y comparación de performance de algoritmos de escalamiento de imágenes.

3.6 Android

Utilización de Android sobre diferentes placas de desarrollo. Desarrollo de software de bajo nivel. Desarrollo de aplicaciones utilizando Eclipse.

3.7 DSP

Conocimientos de arquitectura Blackfin de Punto Fijo 16bits de Analog Devices. Desarrollo de algoritmos sencillos de procesamiento de señales.

4) EXPERIENCIA LABORAL

4.1 Laboratorio de Electrónica – Departamento de Micro y Nano Tecnología – Gerencias de Área Investigación y Aplicaciones No Nucleares – Centro Atómico Constituyentes – Comisión Nacional de Energía Atómica

- 4.1.1 Implementación de sistema de accionamiento y monitoreo remoto de sala limpia con protocolos MODBUS sobre RS485.
- 4.1.2 Desarrollo de software para monitoreo de las variables ambientales del equipamiento de Sala Limpia y accionamiento remoto de equipos.
- 4.1.3 Puesta en marcha del equipamiento de Direct Writing Laser para fabricación de máscaras de Vidrio Cromo para microfabricación.
- 4.1.4 Simulación acoplada por elementos finitos de micro calefactores de oro micromaquinados sobre silicio.
- 4.1.5 Caracterización de curvas características de transistores HJFET
- 4.1.6 Caracterización eléctrica de dispositivos pasivos y sensores varios.
- 4.1.7 Diseño de PCB de RF y PCB de lógica de control para Antena experimental tipo Phase Array en banda X

4.2 Laboratorio de Procesamiento Digital - UTN FRBA. Desde 2012.

Realización de proyectos y desarrollos varios sobre sistemas embebidos.

Algunos proyectos realizados:

- 4.2.1 Implementación de Descomposición Wavelet sobre FPGA Xilinx Spartan6. Implementación del banco de filtros con comunicación USB.
- 4.2.2 Dispositivo de Electroporación Electromédica. Desarrollo del software de monitoreo y control para el puente IGBT de potencia.
- 4.2.3 Sistema de Información de localización e información en tiempo real para Ómnibus Urbanos. Coordinación del proyecto y desarrollo de firmware sobre Linux Embebido.
- 4.2.4 Desarrollo de Máquina Estenográfica para el Senado de la Nación. Coordinación general del proyecto.

4.3 Laboratorio de Desarrollo Electrónico con Software Libre - Unidad técnica de Sistemas Inteligentes, Centro de Micro y Nano Electrónica, Instituto Nacional de Tecnología Industrial (INTI). 2013.

- 4.3.1 Proyecto de desarrollo de un SoC para un smart center.
- 4.3.2 Desarrollo de software de bajo nivel para Smartcenter de Televisión Digital Terrestre.

4.4 Proyectos independientes

4.4.1 Arrancador Suave para Motores Anacrónicos Trifásicos. Desarrollo de la placa de control basada en microcontrolador CortexM3 LCP1768 de NXP.

4.4.2 Tacómetro reflectivo con modulación de luz. Desarrollo de la placa de control basada en microcontrolador C8051F330D de Silicon Labs.

5) EXPERIENCIA EN ACTIVIDAD DOCENTE

5.1 Ayudante de Cátedra. En UTN FRBA, Teoría de Circuitos II (Desde 2011)

5.2 Ayudante de Cátedra. En UTN FRBA, Técnicas Digitales II (2011-2012)

6) PARTICIPACIÓN EN CONGRESOS Y SEMINARIOS

6.1 V Escuela de Nano y Microtecnología - Centro Atómico Constituyentes Departamento de Micro y Nanotecnología – Instituto de Nanociencia y Nanotecnología - CNEA – PAE -37078. Participación en la caracterización eléctrica de elementos de circuitos pasivos realizados sobre obleas de silicio y en realización de electroplateado de cobre.

6.2 Simposio Argentino de Sistemas Embebidos 2014 – Facultad de Ingeniería de la Universidad de Buenos Aires. Disertante en los tutoriales de Android e Implementación de filtros FIR e IIR en los tracks de Linux Embebido y Procesamiento Digital de Señales.

6.3 Simposio Argentino de Sistemas Embebidos 2013 – Facultad de Ingeniería de la Universidad de Buenos Aires. Presentación del trabajo *“Wavelet Decomposition over FPGA”* (Di Donato, A. - Maudet, S. - Furfaro A.) y presentación como tutorial dentro del track de Procesamiento Digital de Señales.

7) IDIOMAS

7.1 Inglés. Nivel avanzado. Advanced Proficiency Course completo – Insituto ICANA.

7.2 Italiano. Nivel intermedio. Completo Nivel B1 - Instituto Dante Alighieri.